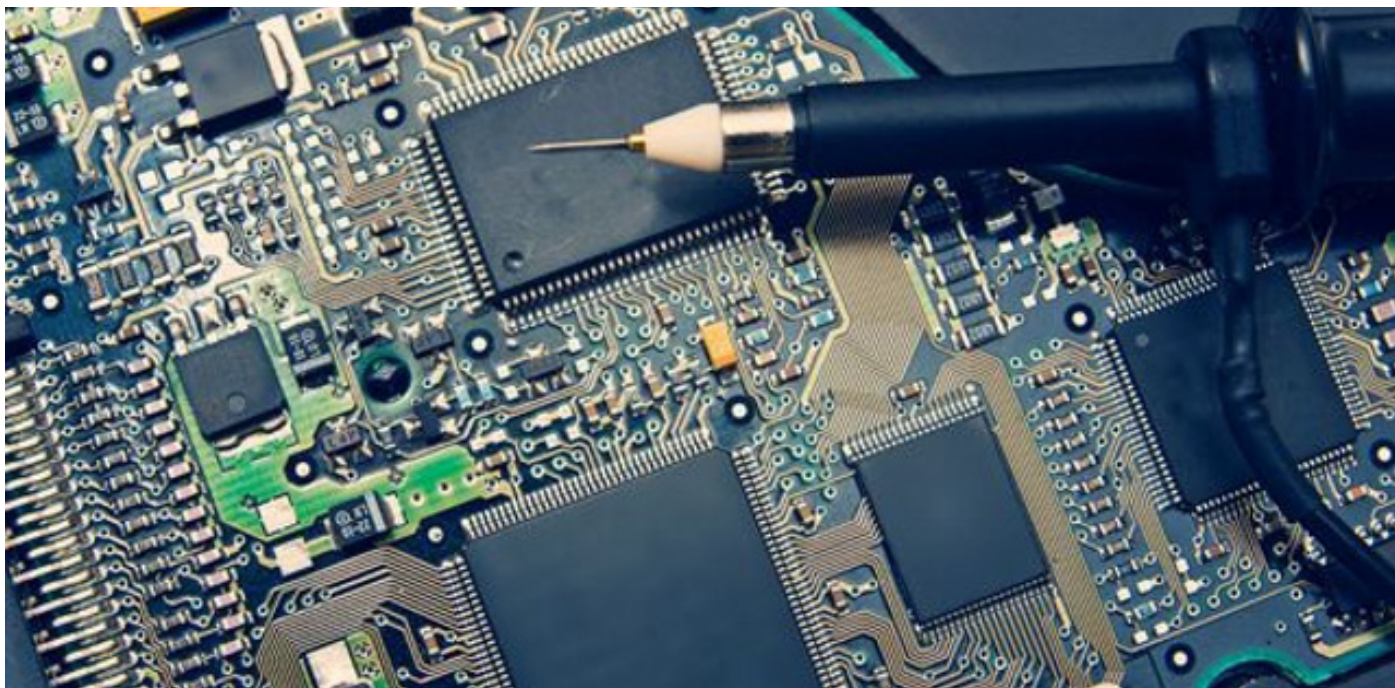


OS book @3



ELETTRONICA OPEN SOURCE

PCB ART: l'arte dello sbroglio dei circuiti stampati



1. L'arte dello sbroglio dei circuiti stampati

La realizzazione del pcb, inteso come sbroglio piste e progettazione del circuito stampato, è la fase centrale del progetto elettronico, è la messa in pratica di tutte le idee del progetto. La strada sulla quale viaggerà il software, come il sistema operativo per i programmi. Per fare un buon PCB servono sostanzialmente 3 cose...

PCB = STRATEGIA + ARTE

Per realizzare un circuito stampato "a regola d'arte" servono gli **strumenti** adatti, una buona **strategia** e la giusta **creatività**!

1) Strumenti -> CAD

Buona conoscenza e pratica degli strumenti

utilizzati, avere pieno possesso delle potenzialità offerte e conoscere i limiti del cad in uso. Sarà fondamentale quindi la scelta iniziale sul software da utilizzare, la sua interfaccia utente e la dotazione di librerie disponibile. Particolare attenzione anche al processo che porta dallo schematico ai file gerber ed alle compatibilità verso altri software EDA tramite i comandi import-export. In questa scelta l'attenta lettura della guida specifica sull'utilizzo del CAD e la valutazione di una versione di prova, sono fondamentali. Anche perché, come vedremo in seguito, una volta scelto il proprio cad lasciarlo

può essere complicato!

2) Strategia -> Know-How

Conoscenze tecniche ed esperienza sia nel campo della progettazione elettronica che in quello normativo, con particolare attenzione al settore di appartenenza del prodotto che andremo a sviluppare. Se da una parte abbiamo le restrizioni imposte dalle specifiche tecniche e dal buon senso, dall'altra c'è la nostra esperienza e la conoscenza approfondita del CAD. Il giusto compromesso sarà sempre la soluzione migliore, l'equilibrio perfetto tra dimensioni meccaniche e parametri elettrici, limitazioni normative e specifiche tecniche, ma anche richieste commerciali e stabilità del circuito.

Come in una partita a scacchi è un gioco di strategia. Se noi siamo i Bianchi, i Neri sono le specifiche tecniche elettroniche e meccaniche, con i limiti imposti e le normative applicate.

3) Creatività -> Opera d'arte

Non è solo questione del famoso occhio che "vuole la sua parte" ma della vera e propria consapevolezza che un circuito, gradevole alla vista, è anche, molto spesso, un circuito funzionante. **La creatività personale svolge un ruolo fondamentale nel posizionamento e nello sbroglio delle piste.** La risoluzione di situazioni difficili è basata prevalentemente sul proprio estro. Quest'ultimo punto non si studia sui libri e non esistono guide a riguardo (anche se nelle prossime puntate ho inserito una serie di tip's and tricks che posso aiutare) ma dipende solo da voi, da quanto siete creativi e da quanto avete voglia di sperimentare, magari approfittando della realizzazione di prototipi (che non andranno in produzione) per testare alcune idee e soluzioni che vi sono venute in mente, a voi

e probabilmente solo a voi. Queste renderanno l'opera veramente un'Opera d'Arte e la soddisfazione che avrete sarà ai massimi livelli ;)

Panoramica sui CAD di sbroglio

I software di sbroglio denominati EDA (Electronic Design Automation) sono un elemento chiave, ed al giorno d'oggi fondamentale, per realizzare il progetto di un circuito stampato. Una volta, tanto tempo fa si utilizzava carta e penna, sfruttando la trasparenza della carta velina ed i trasferibili....

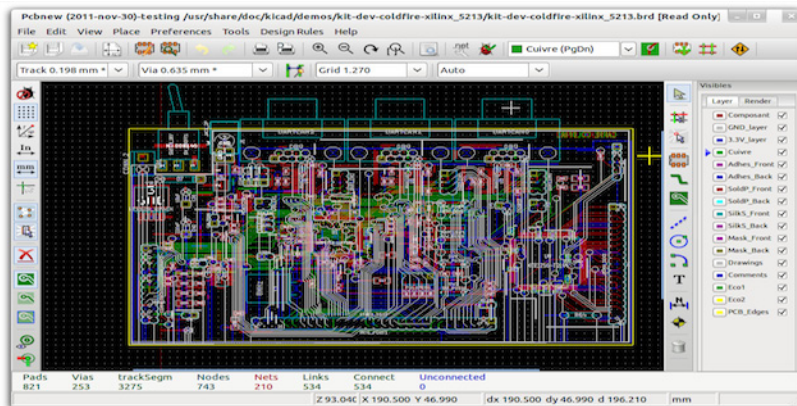
Oggi grazie agli EDA il processo di sbroglio è automatizzato o semi-automatizzato (molto più realistica quest'ultima) e quindi il primo passo è sicuramente la scelta del software che meglio soddisfa le nostre esigenze. Ce ne sono molti, di tutti i tipi, gratuiti, open source, versioni di prova a tempo, versioni di prova con limitazioni (a volte anche minime), poco costosi, abbastanza costosi e costosissimi! Avete veramente un'ampia scelta, ma è bene tenere a mente che **il software perfetto per voi è quello che soddisfa le vostre esigenze e questo potrete saperlo solo dopo averlo testato ed inserito nel vostro contesto lavorativo.**

Un'ultima raccomandazione prima della carrellata di software da valutare: **non basatevi sulle capacità del cad di effettuare lo sbroglio o, peggio ancora il piazzamento, automatico! Questa caratteristica non offre risultati soddisfacenti in nessun tipo di cad, da quelli free a quelli professionali più costosi.** Nei prossimi articoli approfondiremo anche questo aspetto, per ora prendete per buono il suggerimento ;)

Ecco di seguito alcuni software con i quali ho

avuto esperienza, diretta e/o indiretta:

Kicad



Kicad è un software gratuito ed open source. Offre una soluzione completa dallo schema elettrico al circuito stampato, gestione delle librerie, file gerber etc. Spesso utilizzato anche da aziende e professionisti, ad esempio una importante azienda con cui collaboro che opera nel settore avionico lo utilizza per la realizzazione interna di schede, quindi per progetti professionali che devono superare importanti normative.

Inoltre Kicad è Open Source e questo significa che una intera community è attiva sui possibili bug ma soprattutto sulle migliorie da apportare in futuro. Interventi ai quali potremmo partecipare anche noi stessi. Questo ha generato una interessante repository di librerie, che tra l'altro si possono trovare anche sparse per la rete. Una soluzione *entry level* per hobbisti e principianti che viene utilizzata anche da professionisti!

<http://www.kicad-pcb.org>

Design Spark (RS Components) Vs Eagle (Farnell)

Entrambi offrono ottime soluzioni gratuite per progetti *middle level*. Sia RS che Farnell sono

venditori di componenti elettronici a catalogo (consegna in 24h) e quindi il loro coinvolgimento nei software di sbroglio rientra in una politica

di marketing. Essendo rivali storici nella distribuzione elettronica, lo sono diventati, di fatto, anche nella sponsorizzazione del “proprio” software di sbroglio. Da questa rivalità il progettista elettronico o l'hobbista, possono soltanto trarne vantaggio ;)



Design Spark è un software completo supportato e sponsorizzato da RS Components. Molto recente, si basa sul cad Dip Trace. **Design Spark è completamente gratuito**, bisogna solo registrarsi e subire la pubblicità di RS :)

Il software è in continua evoluzione, tra le ultime caratteristiche inserite segnalo la possibilità di calcolare rapidamente la corrente massima supportata da una pista (in base alla sua larghezza) e l'induttanza di una pista selezionata (in base alla sua lunghezza). Attualmente non è cross platform (su piattaforme diverse dal PC/Win gira egregiamente ma tramite emulatore o Wine).

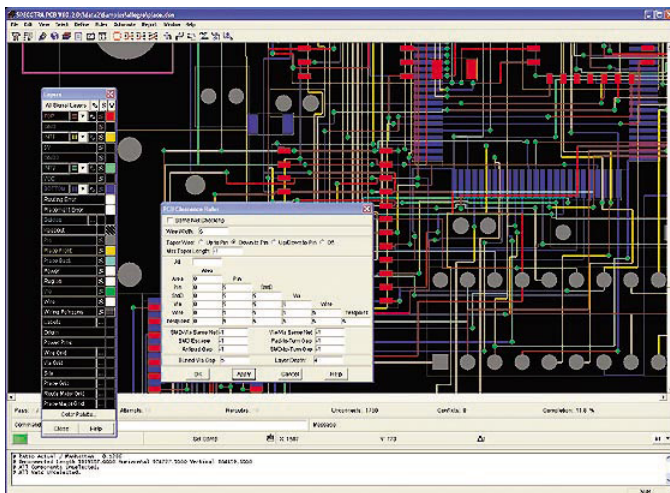
<http://www.designspark.com>



EAGLE
www.cadsoft.de

Eagle PCB è un software a pagamento ma disponibile in versione free con delle limitazioni. E' supportato/sponsorizzato da Farnell. **La versione gratuita è comunque sufficiente per molti progetti di fascia media.** Viene presentato come progetto di esempio una scheda di sviluppo per HC12 in package LQFP112 0.65mm pin-to-pin <http://elmicro.com/en/kit12.html> 2 lati con dimensioni scheda massimo (100x100)mm. E' cross platform quindi download disponibile per Win - Mac - Linux. Sul mercato da molti anni, quindi repository di librerie abbastanza fornita. <http://www.cadsoftusa.com/downloads/libraries>

Orcad (Cadence)

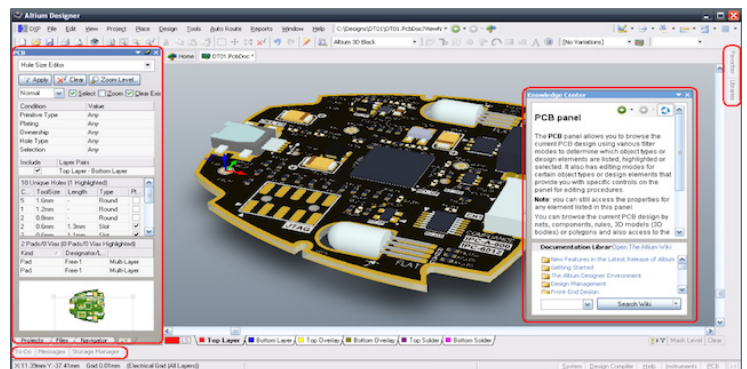


Orcad ha fatto storia, dai primi software di sbroglio con PCBII (mi ricordo ancora i dischi da 5 pollici e un quarto). Offre una suite completa con Capture (schema elettrico), Layout (circuiti stampati), PSPICE (simulazione elettronica),

IntelliCAD (meccanica), Gerber Tool (verifica gerber). Molto ricca la sezione Report con possibilità di avere rapidamente dei file per la produzione, come ad esempio il pick'n place con il report delle coordinate x,y dei componenti per la macchina di montaggio automatico.

Un'altro parametro importante è l'attenzione di Cadence per le librerie, sia dello schematico ma soprattutto per il circuito (Layout) che sono le più impegnative (e noiose) da realizzare. Infatti, oltre alla buona dotazione iniziale inserita nel DVD di installazione, è presente una repository online alla quale poter accedere previa registrazione. Ma molto più importante, a mio avviso, è l'accordo che Cadence ha stretto con alcuni produttori di semiconduttori, come ad esempio National Semiconductors (ora parte di TI), che mettono a disposizione la libreria per Orcad Layout di tutti (o quasi) i loro componenti! **Senza dubbio un ottimo strumento professionale!** <http://www.cadence.com/products/orcad/pages/default.aspx>

Altium Designer (Protel - P-Cad)



Altium è una azienda storica, da P-Cad a Protel, fino all'attuale Altium Designer. Chi lo usa ne è entusiasta. Ottima dotazione di tool di importazione, il più completo. Oltre alle ovvie caratteristiche di sbroglio, assolutamente complete, segna anche la modellazione 3D molto utile per l'integrazione con la meccanica. La preview 3D

infatti oltre ad essere molto utile è anche commercialmente eloquente :) Altium è sicuramente leader in migrazione e integrazione meccanica.

Da molti viene indicato come il miglior tool in assoluto.

Il costo però è abbastanza imponente, si parla anche di migliaia di euro per la versione completa con l'abbonamento annuale per gli aggiornamenti.

<http://products.live.altium.com/>

Quelli presentati sopra sono solo alcuni delle decine di software presenti, ma a mio avviso offrono già una panoramica completa volta a coprire la maggior parte delle esigenze professionali e non. Per una lista sicuramente più completa di software EDA potete consultare l'articolo seguente: [PCB CAD gratis e a pagamento: la guida definitiva](#)

Compatibilità tra i vari software

Se inizio a lavorare con un software e poi decido di cambiarlo, i miei vecchi progetti sono compatibili? NI!

Senza dubbio questa è una domanda con la quale prima o poi tutti i progettisti dovranno fare i conti. Anche se ci si lega a vita ad un CAD, nella carriera professionale può capitare di dover importare o esportare un progetto oppure di sviluppare con un software specifico per esplicita richiesta di un cliente. La risposta deve essere suddivisa in due parti.

Per quanto riguarda lo schema elettrico in genere non ci sono problemi, infatti tramite le funzioni di import/export si trova al 99% la soluzione o dal cad di partenza o da quello di arrivo. Semmai i problemi in questo caso sono dati dalle vecchie versioni di uno stesso software e quindi sarà necessario prima aggiornare il progetto importandolo in una versione di CAD superiore.

Per quanto riguarda la scheda (circuiti sbrogliati) invece la faccenda si complica. Qui la compatibilità può essere un problema ma si riescono comunque a convertire circuiti di molti sorgenti cad, a volte passando anche per versioni intermedie. In genere sono procedimenti abbastanza laboriosi e la migrazione non è garantita per tutti i software.

Quindi sarà opportuno fare anche questa verifica in fase di scelta iniziale. Ad esempio partendo con una versione free o limitata per poi, in caso di fiorenti condizioni lavorative, avere già pronta la soluzione professionale che però soddisfi anche i requisiti di importazione dalla nostra prima piattaforma.

Prossimamente scriverò articoli anche su come fare alcune di queste conversioni.

Tenetevi aggiornati!

Come in tutte le professioni, anche il “masterista” (colui che sbrogia) è un mestiere che richiede una buona dose di aggiornamento, non solo per sapere che il software utilizzato ha rilasciato un aggiornamento o che quel silicon vendor ha reso disponibili tutte le librerie pcb per i suoi prodotti, ma anche come crescita professionale tecnica, approfondendo nozioni teoriche assolutamente indispensabili per fare questo lavoro!

Ecco alcuni siti da tenere d'occhio

EDACafè

<http://www.edacafe.com/>

PCB007

<http://www.iconnect007.com>

Printed Circuit Design & Fab

<http://www.pcdandf.com>

Mentor White Paper

<http://www.mentor.com/products/pcb-system-design/techpubs/>

Circuitnet

<http://www.circuitnet.com/>

Ed ovviamente il nostro Elettronica Open Source
PCB (l'unico in italiano)

<http://it.emcelettronica.com/circuiti-stampati>

Torneremo sull'argomento PCB il prossimo mese con un altro articolo di PCB ART nel frattempo potete consultare le [slides](#) del talk presentato allo scorso Better Embedded e porre nei commenti qui sotto tutte le domande che volete :)

Di seguito il link per accedere direttamente all'articolo sul Blog e partecipare alla discussione:

<http://it.emcelettronica.com/pcb-art-larte-dello-sbroglio-dei-circuiti-stampati>

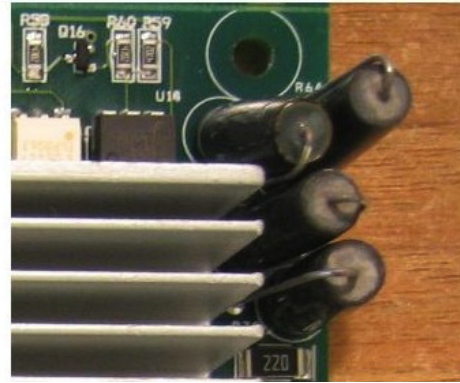
nenti

E' quindi molto importante una definizione iniziale del layout meccanico, con dimensioni ed ingombri. Anche i fori di ancoraggio devono essere preventivamente stabiliti ed inseriti nella scheda. Questi ultimi avranno sicuramente bisogno di una zona di rispetto (es. testa della vite) informatevi sempre se non è dichiarato nelle specifiche tecniche. Le tolleranze possono avere un peso importante, relativamente alla griglia di lavoro per il posizionamento dei componenti. Non sottovalutate nemmeno le altezze massime concesse per i componenti, a volte una resistenza montata in posizione verticale può risolvere una situazione critica nello sbroglio, ma dovete avere l'altezza disponibile in quella zona!

Campo di applicazione

Un aspetto spesso trascurato dal progettista è la conoscenza del campo di applicazione del progetto che si andrà a realizzare. Trovo invece sia un ulteriore elemento fondamentale per una corretta visione globale del prodotto e quindi per una migliore ottimizzazione del circuito. Nel paragrafo precedente abbiamo visto come la conoscenza delle altezze disponibili, può aiutarci a risolvere problematiche di sbroglio come ad esempio l'inserimento in verticale delle resistenze di potenza. Ma possiamo sempre farlo, anche con lo spazio disponibile? Se il prodotto dovrà fare le prove di vibrazione, probabilmente non ci sarà possibile utilizzare questa soluzione a meno di non avere a specifica il fissaggio con speciali resine o colle. Cercate quindi di avere sempre una visione d'insieme del progetto, per non dovervi trovare poi a modificare quanto già

sbrogliato.



Interazione tra SCH-PCB-DRW

E' fondamentale per il Masterista interagire sia con il progettista elettronico che ha sviluppato lo schema elettrico SCH che con il progettista meccanico che ha realizzato il disegno meccanico DWG. A volte un semplice pin-swap o lo spostamento di un foro di ancoraggio risolvono situazioni critiche di sbroglio. Allo stesso tempo, per motivi più gravi (impossibilità a sbrogliare) considerate la possibilità di cambiare package (contenitore) al componente oppure modificare il disegno meccanico e/o le quote di ingombro. Valutare sempre il costo-beneficio dell'operazione e trovare il giusto compromesso.

Aggiornate sempre lo SCH alla fine di ogni task di lavoro! Le modifiche non riportate su tutta la documentazione sono la causa più grande di perdita di tempo nelle fasi di produzione.



SCH <-> PCB <-> DRW

Interagire con il disegnatore elettrico (progettista elettronico)

PIN-SWAP

backannotate automatico/manuale

Interagire con il disegnatore meccanico (progettista meccanico)

Dimensioni-Foratura



Ricapitoliamo quindi i punti di questa slide:

- Interagire sempre con il disegnatore elettrico (progettista elettronico)
- Usate il PIN-SWAP
- Ricordatevi sempre di fare backannotate automatico o manuale
- Interagire sempre anche con il disegnatore meccanico (progettista meccanico)
- Dimensioni e Foratura spesso sono un “incubo” che può essere risolto appunto con la comunicazione

Il passaggio da schema a circuito

Una domanda che spesso mi viene rivolta, sia online che nelle conferenze è: **come vengono passate le informazioni dallo schema al circuito?**

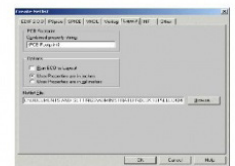
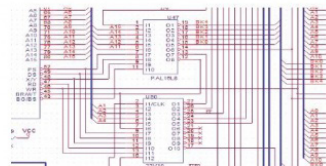
Il collegamento tra lo schematico e il circuito è la NETLIST. Infatti nello schema elettrico, precisamente nelle specifiche del componente, si deve inserire il FOOTPRINT, che altro non è che il collegamento alla libreria del programma di sbroglio LAYOUT PCB. Questo può essere fatto anche a livello di libreria. Ad esempio se inserite nello schema elettrico un componente denominato Resistor_0805 questo si porterà in automatico il footprint 0805. Una volta impostati tutti i footprints potrete generare la NETLIST. Il processo è assistito, quindi potete interagire “al volo” se sorgono problemi, tipo cambio componente oppure numerazione pin errata.

Piccola nota: le netlist una volta erano anche editabili con qualsiasi editor di testo e quindi si poteva facilmente aggiungere o eliminare qualche collegamento/componente, ora purtroppo molti cad utilizzano dei formati proprietari e quindi illeggibili dai normali editor di testo.

Fatto questo potete passare al LAYOUT e creare una nuova board partendo appunto dalla

NETLIST appena generata. La nuova scheda avrà tutti i componenti corrispondenti al footprint inserito nel CAPTURE e presente nelle librerie di LAYOUT. I componenti saranno allineati verticalmente, pronti per essere posizionati all'interno della scheda.

Passaggio da schema a circuito



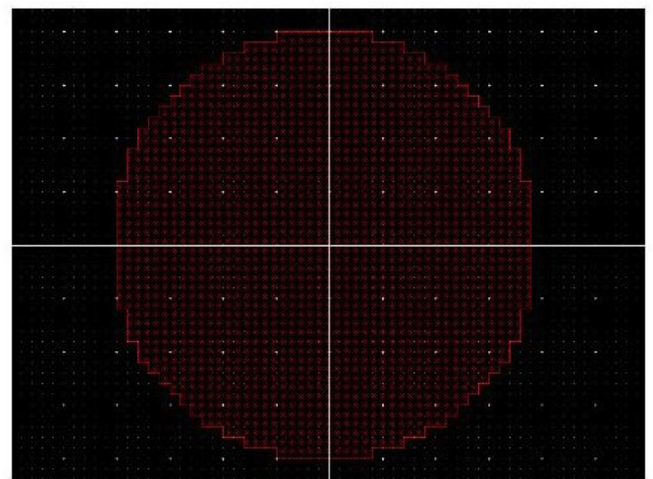
SCH footprint -> NETLIST -> PCB footprint



SCH footprint -> NETLIST -> PCB footprint

Nell'immagine la sequenza che utilizza Orcad di Cadence ma abbastanza comune per tutti i cad di sbroglio.

Lavorare su griglia



L'utilizzo della griglia è indispensabile per avere un posizionamento facilitato (ed allineato) ed un routing lineare e preciso. Infatti con le opportune impostazioni è possibile posizionare tutti i componenti a distanze precise e far passare le

piste esattamente in mezzo ai pad.

In caso di specifiche molto restrittive con alti livelli di precisione meccanica, è possibile diminuire la griglia, ma l'importante è rimanere sempre su di essa. Soluzioni gridless, se pur possibili in molti cad, non sono molto user-friendly.

Ci sono vari tipi di griglia, impostatele in ordine:

- Griglia visiva
- Griglia per il piazzamento componenti
- Griglia per le piste

L'impostazione dovrebbe essere in sequenza anche per i valori. Se ad esempio impostate la visiva a 1,27 sarà bene impostare il piazzamento componenti a 0,508 (oppure 0,254) e la griglia di routing a 0,254 (oppure 0,127).

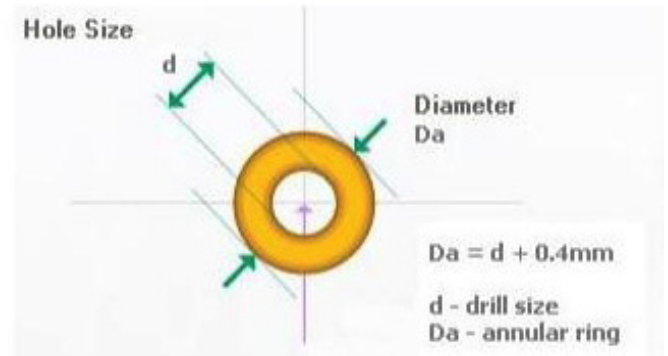
La scelta mils o mm è soggettiva - E' importante però che abbiate sempre a mente la conversione: 1 mils = 0.0254 mm

Isolamenti

L'impostazione degli isolamenti è stabilita dalle specifiche tecniche che DEVONO comprendere sia le tensioni applicate alle piste che la corrente prevista. Andrà inoltre considerato il campo di applicazione con le relative norme di settore. I parametri principali sono: la distanza tra le piste, la larghezza delle piste ed il dimensionamento di pads (piazze) e vias (fori passanti). I costruttori di PCB forniscono sempre delle tabelle con i limiti minimi delle loro attrezzature, ma non spingetevi mai al limite, sia per non legarvi troppo ad un costruttore, sia perchè esistono delle tolleranze e degli errori nella costruzione meccanica del circuito stampato.

Se ad esempio i vias non sono centrati perfettamente nel loro pad, potreste essere costretti a stagnarli nei punti critici, nella mi-

gliore delle ipotesi....



I parametri chiave per il dimensionamento di piazzole e piste sono:

- Tensioni in gioco /isolamenti
- Correnti in gioco /larghezza piste
- Campo di applicazione & Tolleranze

Posizionamento

Usare il posizionamento automatico (se il vostro cad ve lo permette) solo per avere una istantanea degli ingombri.

Poi spostare TUTTO ed iniziare il posizionamento MANUALE. Iniziare dai componenti fissi, imposti dalle specifiche, come fori di ancoraggio, connettori (in genere vicino al bordo), dissipatori etc. Proseguire, sempre manualmente a posizionare i componenti sensibili, come il microcontrollore (in genere al centro della scheda), il quarzo (vicino al microcontrollore), gli amplificatori e convertitori, i filtri e le resistenze di ingresso, vicino ai relativi ingressi.

Successivamente posizionare per blocchi, completando il posizionamento dei vari componenti. Dedicare molto tempo all'ottimizzazione, è fondamentale che, con l'aiuto dei ratnest (elastici che simulano i collegamenti) abbiate una visione globale delle piste che andrete a sbrogliare. Un posizionamento ottimizzato produrrà uno sbroglio semplificato. Considerando che più volte dovrete rimettere mano al posizionamen-

to, anche durante lo sbroglio, partire con il piede giusto è la cosa migliore da fare.

Posizionamento

Componenti fissi (connettori-dissipatori-etc)
Componenti sensibili (switching-quarzi-filtri-etc)

Posizionare accuratamente in MANUALE

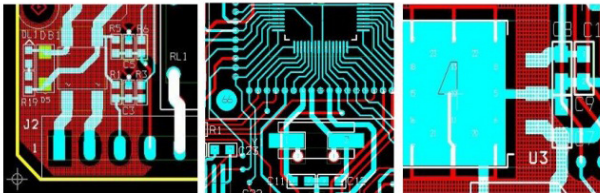


FOTO1: Il connettore J2 è vicino al bordo. Il ponte a diodi DB1, dove entra l'alternata è vicinissimo ai pin di ingresso. Stessa cosa per le resistenze di filtro. In questo caso la regola non è particolarmente stringente perchè sono segnali digitali on/off e quindi mi sono potuto permettere la libertà di posizionare anche leggermente più lontano una resistenza di ingresso, R6, ma comunque sempre vicino al pin di ingresso e con la pista che non si avvicina a parti sensibili. Evitate sempre di far girare piste nella scheda dirette da un I/O.

FOTO2: Il quarzo ed i relativi condensatori devono essere posizionati il più vicino possibile tra loro ed al micro. Notare un circuito con doppio passo per il microcontrollore (zoccolo di emulazione real-time) e doppio passo per il quarzo, PTH (tradizionale) e SMD (montaggio superficiale)

FOTO3: I condensatori di filtro devono essere posizionati vicino al regolatore U3 e poi vicino ad ogni Vcc dei vari integrati. Prendere anche in considerazione di sdoppiare i condensatori se al classico 100nF aggiungete in parallelo anche un 4n7 il filtro acquista velocità contrastando anche i disturbi veloci. Inoltre più condensatori

in parallelo riducono la resistenza serie (loro interna) e quindi sono più efficienti.

Ricapitolando: nella fase di posizionamento dare precedenza ai componenti fissi (connettori-dissipatori-etc) come indicato in specifica e poi ai componenti sensibili (switching-quarzi-filtri-etc) come da buon senso e regole di corretta progettazione. Utilizzare il posizionamento manuale.

Routing - sbroglio delle piste

Utilizzate il routing automatico per ottimizzare il posizionamento. Analizzare la densità di piste ed ottimizzare il posizionamento.

Una volta fatto, cancellare tutte le piste!

Posizionare manualmente procedendo a blocchi con precedenza alle piste particolari:

Vcc GND Reset OSC Vref Tx Rx AnaIN etc.

Colorate i ratnest per avere una visione immediata delle piste importanti. Iniziare dalle alimentazioni (valutare la priorità in relazione al piano di massa - Vcc)

Poi i segnali sensibili (AnalogIN - Crystal - Reset - TxRx - Bus dati - etc)

Successivamente i segnali generali e le piste corte.

Ma non è una regola fissa, dipende dal vostro estro!

Se per voi è importante la visione d'insieme (per me lo è) allora sarà meglio sbrogliare PRIMA le piste corte poi le lunghe considerando il fatto che poi le corte potrete modificarle cambiando lato all'occorrenza. Questo vi porterà a sbrogliare le zone difficili avendo già buona parte delle piste disegnate e quindi un'ottima visione d'insieme, un colpo d'occhio che il ratnest da solo non può dare.

Se avete un circuito a due lati classico, con molto smd e del pth, con piano di massa sul BOT e,

ad occhio, avete abbastanza spazio da dedicargli, potete anche oscurare il ratnest di massa e lavorare con un migliore colpo d'occhio. Poi la massa la gestirete alla fine con il relativo copper pour, ottimizzando eventualmente alcune zone.

Routing automatico Vs manuale

Nel corso degli anni ho provato vari CAD che promettevano lo sbroglio automatico, ma nessuno si è dimostrato in grado di produrre uno sbroglio, nemmeno lontanamente, paragonabile ad uno sbroglio manuale. Ho anche chiesto a molti miei amici e colleghi progettisti elettronici, alcuni anche in grandi aziende con importanti budget spesi per l'acquisto di CAD "importanti" ma la risposta è sempre stata unanime: "Dopo molti tentativi abbiamo abbandonato la possibilità di uno sbroglio automatico. Non pensiamo valga la pena nemmeno provarci, sbrogliamo solo manualmente."

Potrei dilungarmi molto sulle limitazioni dello sbroglio automatico, ma l'impatto visivo è sicuramente il più eloquente. Chiunque abbia mai provato a sbrogliare in automatico sa bene di cosa parlo. Vorrei fare però un esempio pratico che farà capire bene le limitazioni che ancora ci sono in questo tipo di "intelligenza artificiale". L'automatico si spingerà sempre al limite degli isolamenti, anche quando non c'è necessità. Questo aumenterà i rischi di corto circuito. Certo gli isolamenti si possono aumentare, ma poi probabilmente la scheda non si sbroglierà...

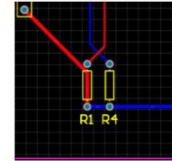
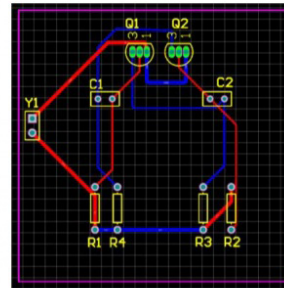
Nella seguente immagine potete vederne un esempio, in un circuito abbastanza banale, figuriamoci in una scheda complessa cosa potrebbe combinare l'autorouting.

Del resto se il PCB è assimilabile ad un quadro, questo realizzato in automatico non sarebbe più un'opera d'arte.

ROUTING Automatico Vs Manuale

Un esempio: il più semplice!

L'automatico si spingerà sempre al limite degli isolamenti, anche quando non c'è necessità.



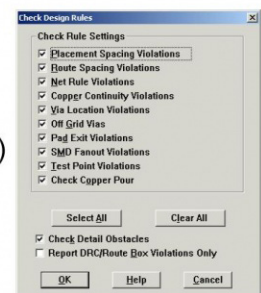
DRC (design rules check)

Una volta terminato lo sbroglio la verifica DRC è d'obbligo. Infatti è il metodo principale per individuare eventuali sviste o errori che possono accadere durante lo svolgimento dello sbroglio. Impostate accuratamente i parametri da controllare, in particolare le violazioni alla netlist e gli isolamenti. Riguardo gli isolamenti, **potrete anche lanciare una verifica DRC scendendo al di sotto dei valori imposti dalla specifica, proprio per individuare le parti sensibili del circuito e quindi intervenire subito.** Prevenire è meglio che curare ;)

DRC

Una volta finito lo sbroglio il DRC (Design Rule Check) è d'obbligo

Impostatelo al meglio, provando anche a scendere oltre la specifica richiesta per valutare subito le parti sensibili e, se possibile, intervenire preventivamente.



Normative di riferimento

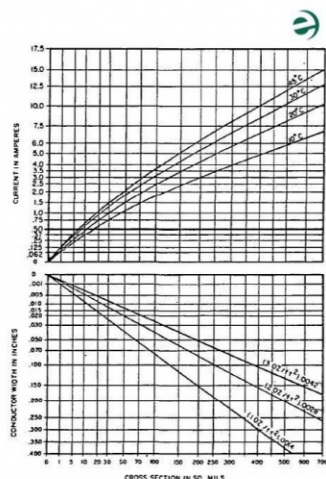
La norma di riferimento per lo sbroglio dei circuiti stampati è la IPC2221 (ex MIL-STD-275). All'interno ci sono regole per una corretta realizzazione del circuito stampato. Vediamo ora il

grafico più rappresentativo, ed anche più utile, che permette il dimensionamento delle piste in base ad alcuni parametri:

- Corrente massima (A)
- Aumento di T (°C)
- Spessore rame (Oz)
- Sezione pista (Mils2)
- larghezza pista (Inch)

IPC2221 (ex MIL-STD-275)

Parametri:
Corrente massima (A)
Aumento di T (°C)
Spessore rame (Oz)
Sezione pista (Mils2)
larghezza pista (Inch)



Utilizzate il grafico in questo modo: partite da in alto a sinistra con la CORRENTE richiesta e terminate in basso a sinistra con la larghezza necessaria. Ovviamente per conoscere la corrente massima che può scorrere in una pista, data la larghezza della pista, procedete a ritroso.

Lo spessore del rame viene espresso in Oz che rappresenta l'oncia, quindi un valore relativo alla pesantezza. Si tratta del peso del foglio di rame che viene utilizzato, tramite il quale si calcola lo spessore 1 Onzia (Oz) = 35micron questo è il valore standard. Si utilizza anche 1/2Oz ma soprattutto 70micron e 90micron ed in casi particolari anche 105micron con le relative restrizioni che uno spessore di tale dimensione può creare (saldatura e distanza tra i pin tale che esclude microcontrollori QFP, ad esempio).

Dopo oltre 30 anni, ci si è accorti che questo grafico necessita di fattori di correzione, contenuti nella norma IPC-2152.

Questo a dimostrazione, ancora una volta, che regole e norme, non vanno prese per “oro colato” ma devono intendersi, a mio avviso, come linee-guida generali, adattabili ad ogni applicazione, ma conseguentemente verificate sul campo. La conformità a molte norme, necessarie alla stesura del fascicolo tecnico per la marcatura CE, passa per il PCB.

IEC EN 61000 Compatibilità elettromagnetica
IPC-SM-782A Dimensionamento componenti
PC-A-610 Assemblaggi elettronici

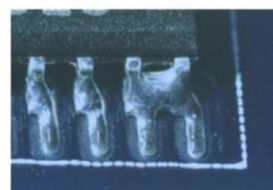
Visione globale del progetto

Avere una visione globale del progetto è molto importante, sia per alcune accortezze da tenere a mente relativamente al campo di applicazione (come visto precedentemente) sia per facilitare tutto il processo produttivo. Non solo per la realizzazione fisica del circuito stampato ma anche per la parte di montaggio. Aiutiamo l'assemblatore! (o quantomeno facilitiamogli il compito, contribuiremo sicuramente a ridurre ritardi e scarti di produzione e post-produzione)

Visione globale del progetto

Aiutiamo l'assemblatore!

IPC-A-610 Acceptability of Electronic Assemblies



La conformità a molte norme, passa per il PCB
EMI/ESD IEC 61000-4-x

FOTO1: Le piste di collegamento tra due pin adiacenti NON devono essere dirette, ma uscire dal pad in verticale e poi unirsi lontano dai pin. Questo per permettere un collaudo visivo senza ingannare l'assemblatore (potrebbero essere scambiati per corto circuiti).

FOTO2: Se riusciamo ad aumentare i pad dei componenti (al massimo permesso dalla IPC-SM-782A, se richiesta) possiamo facilitare il lavoro all'assemblatore, che in caso di fault della macchina, potrà comunque certificare il montaggio a norma IPC-A-610 almeno in class1.

Conclusione

Una volta appresi i suggerimenti proposti in questo articolo avrete le nozioni base per poter sbrogliare correttamente, passando dallo schema elettrico al circuito stampato con tutte le accortezze necessarie per una realizzazione accettabile. Nei prossimi articoli di PCB-ART approfondiremo alcuni aspetti entrando nello specifico, ad un livello più teorico, su piani di massa ed isolamenti.

Sono a disposizione nei commenti per rispondere alle vostre domande e quindi sciogliere ogni eventuale dubbio nato dalla lettura dell'articolo.

Di seguito il link per accedere direttamente all'articolo sul Blog e partecipare alla discussione:

<http://it.emcelettronica.com/pcb-art-linee-guida-di-base-sbroglio-e-posizionamento>

3. L'importanza dell'isolamento

Bentornati a PCB ART. Oggi riprendiamo il percorso di analisi della progettazione su PCB con la presentazione delle slides del Better Embedded di Firenze parlando di un argomento piuttosto importante, quando ci riferiamo a circuiti a segnale misto, ovvero l'isolamento, e cercheremo di discutere le tecniche principali di messa a massa da utilizzarsi nel progetto di circuiti a segnale misto. Per la maggior parte delle applicazioni un metodo piuttosto semplice, senza interruzioni nel piano di massa, permette il progetto e la realizzazione dei vari layout su PCB. Quello che vogliamo fare oggi è cominciare dalle basi, ovvero: quali sono i percorsi della corrente. Successivamente, ci occuperemo di descrivere come posizionare i componenti e “guidare” i segnali su tracce che minimizzano il problema della diafonia, altrimenti nota come crosstalk. In ultimo, cercheremo di considerare tutti i percorsi di corrente relativi alle alimentazioni anche per circuiti a segnale misto.

Scolasticamente proporrei una nozione, ovvero quella di isolamento, come una superficie conduttiva genericamente posta a massa ma credo sarebbe superfluo. Piuttosto vorrei, prima di tutto, soffermarmi su due concetti ovvero: l'isolamento nel caso delle trasmissioni a Radio Frequenza e quello nei PCB.

Nel primo caso **parliamo di telecomunicazioni** e di segnali per i quali un piano di massa non è altro che una superficie piatta conduttrice (non necessariamente continua) che viene utilizzata come parte di un'antenna per riflettere le onde radio provenienti da altre antenne.

NB: il piano non viene sempre e necessariamente connesso a massa dal momento che lo si può anche intendere come il potenziale più basso disponibile!

Per assolvere al compito di piano di massa, la superficie conduttrice deve essere dimensionata a quarto di lunghezza d'onda ($\lambda/4$). Questa affermazione risente, evidentemente, del range di frequenze di lavoro; pertanto, per frequenze di lavoro molto basse anche la Terra stessa può fungere da “ground”. Tuttavia, man mano che le frequenze aumentano (e pertanto ci spostiamo verso le Ultra High Frequencies), tali dotazioni assumeranno la forma di dischi metallici, talvolta molto piccoli, schermi o similari. È noto che, se le frequenze aumentano ancora si arriva al punto da poter considerare isolante una intera struttura (gabbia di Faraday).

Nei **PCB**, invece, un piano di massa è una grande area, uno strato, di materiale conduttivo (tipicamente rame) connesso al potenziale di massa del circuito e che serve per chiudere il circuito rispetto al “power supply”. Solitamente questo piano è realizzato in maniera che sia il più grande possibile, così da coprire la più vasta area della board (non occupata dagli integrati); nel caso di schede definite su più livelli, è possibile che più strati delle stesse siano adibiti a piani di massa, anche isolati tra di loro. Questo tipo di strutture rende il progetto più facile e certamente più funzionale, anche perchè ci si risparmia, così, di realizzare tracce ad hoc.

In circuiti che lavorino con segnali digitali, la principale ragione per utilizzare piani di massa

di grandi dimensioni è ridurre le componenti di rumore ed interferenze accoppiate nel circuito (come vedremo più avanti, si tratta dei cosiddetti “**ground loops**”); idem dicasi per i problemi di diafonia (**crosstalk**), ovvero le interferenze tra segnali che viaggiano su piste adiacenti. In questi circuiti, è durante le commutazioni, in particolare, che si verifica il passaggio delle correnti più grandi (in modulo).

Nel primo caso, se i contatti, o i fili, di alimentazione e massa hanno una resistenza “significativa”, allora la caduta di tensione che può svilupparsi ai loro capi può esser fonte di rumore, di tipo impulsivo, che poi viene condotto altrove nel circuito. L’alta capacità del piano di massa permette di assorbire questi impulsi senza che vi siano grosse variazioni sui valori di tensione. La schermatura, in questo caso, può anche essere rivolta a piani di alimentazione piuttosto che di segnale.

Nel secondo, invece, il segnale che transita su una delle due linee può subire un trasferimento di potenza rispetto alla seconda, se sufficientemente vicina. Il principio viene sfruttato negli accoppiatori e nei commutatori; tuttavia lì è benvenuto ed opportunamente dimensionato.

Dato il tipo di argomento di nostro maggiore interesse, passiamo allo studio dei PCB.

Il problema dell’isolamento

Prima di tutto, è necessario specificare che i progettisti che lavorano sulla realizzazione delle schede spesso devono confrontarsi con l’esigenza di capire quale sia il modo più giusto per mettere a massa i circuiti integrati. È sempre più frequente la necessità di realizzare la messa a massa sia per segnali analogici sia per quelli digitali. È esperienza comune che i due piani debbano essere necessariamente separati, onde

evitare problematiche di interferenza e di anelli di corrente che si vengono a formare su percorsi non previsti. La domanda, a questo punto, diventa: **i due piani di massa devono necessariamente essere separati e non incontrarsi mai? O magari dovrebbero incontrarsi in un punto soltanto** (single point ground, ovvero **Mecca point**)?

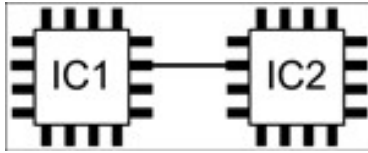
E se la scelta giusta fosse la seconda, come la si potrebbe realmente fare se ci fossero più circuiti integrati con più piani di massa richiesti per lavorare con segnali misti?

Cercando la traccia

Il motivo per cui noi lo chiamiamo circuito è che attraverso una serie, non certo infinita, di componenti, collegati secondo una determinata configurazione, scorre una certa quantità di corrente che si muove, sempre, da un punto ad un altro fino a definire un percorso chiuso, ciclico per l’appunto. Essa si muove da una sorgente verso un carico e poi via così all’indietro; ed il cerchio si chiude. Se lo teniamo a mente riusciamo ad effettuare il corretto dimensionamento.

Inoltre c’è da notare che **tutti i circuiti che noi chiamiamo digitali sono, in realtà analogici. Quello che li distingue** dai circuiti analogici, o meglio quello per cui secondo noi sono distinti, **è la natura dei segnali** che vengono **utilizzati**. Essi sono tipicamente di ampiezze discrete (salvo errori, rumori o malfunzionamenti), di durata predefinite e rappresentano bit. Tuttavia, sia i transistor sia gli altri componenti, lavorano grazie agli stessi principi e alle stesse leggi che regolano i circuiti che, viceversa, per una sorta di contrapposizione, noi chiamiamo analogici.

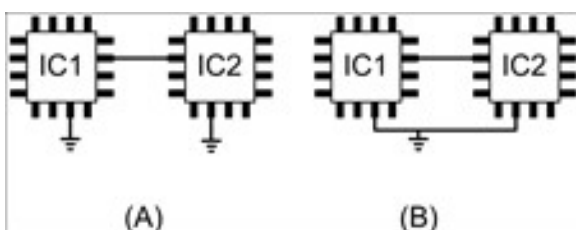
Con la figura che segue



vogliamo mostrare in maniera chiara come viene effettuata una semplicissima connessione tra un circuito integrato ed un altro. È, evidentemente, il modo più semplice di realizzare una connessione: se vogliamo si tratta di un collegamento peer-to-peer. Un collegamento diretto che permette di realizzare la conduzione di segnali dall'integrato "numero uno" all'integrato "numero due". Peraltro, sempre idealmente, **l'impedenza d'uscita dell'integrato uno** (al piedino connesso) **dovrebbe essere zero** mentre **quella relativa al piedino** collegato dell'integrato **due dovrebbe essere infinita**. Il problema nasce proprio qui, dal più semplice dei collegamenti: **questi valori di impedenza sono solo ideali!** In questa ipotesi non ci sarebbe alcuna corrente; in realtà la corrente potrà fluire tra i due integrati. La domanda diventa, allora: che cosa succede a questa corrente? Cerchiamo di essere meno retorici e andiamo al concreto.

Guardando la configurazione, com'è stata proposta, sarebbe necessario che ci fosse almeno un'altra connessione dei (o tra i) due integrati perché, come è stato detto in precedenza, così la corrente non può fluire. Il percorso da un integrato all'altro non si chiude in un anello.

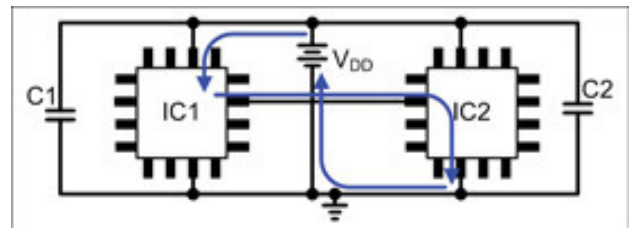
Con la prossima figura, invece,



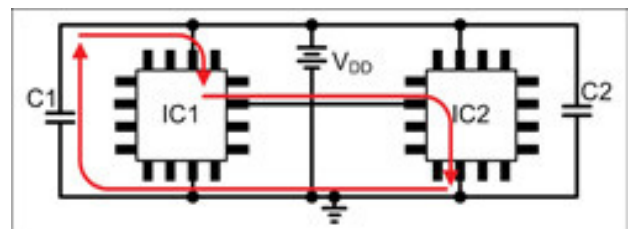
questo problema viene risolto. Sia nel caso A sia nel caso B, infatti, c'è la formazione di un

anello tra i due integrati poiché si ha collegamento a massa, o tramite cortocircuito diretto di altri due pin, oppure tramite connessione dei singoli verso massa.

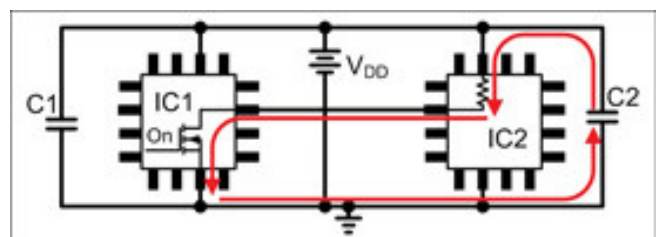
Certamente gli integrati non possono essere "sorgenti" della corrente poiché **è necessario che essi siano alimentati**. Manca, per l'appunto, il power supply.



Quando abbiamo a che fare con segnali ad alta frequenza, in cui l'aggettivo "alto" dipende dalle capacità di bypass e dall'impedenza dell'alimentazione, la corrente viene drenata proprio dalla capacità in oggetto, come dimostrato dalla prossima immagine.



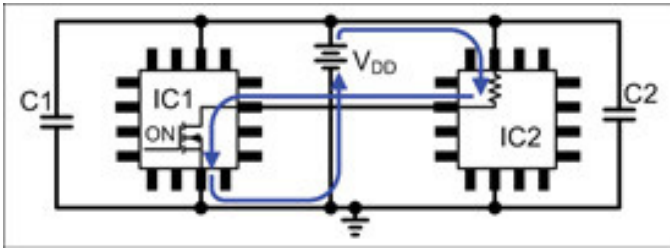
È molto importante ricordarsi che un'uscita non è sempre "sorgente" di una corrente. Ad esempio, se abbiamo un'uscita proveniente dall'integrato 1 connesso al secondo e che presenta un resistore che costituisce una rete di pull-up a Vdd, possiamo riferirci alla quinta figura, riportata qui di seguito.



Qui si vede chiaramente che la corrente circola attraverso gli integrati ed, in particolare, provie-

ne dal secondo condensatore, attraverso la rete di pull-up del secondo integrato, per poi “dirigersi” verso il primo e da qui a massa. In questa situazione il primo integrato funge da driver e costituisce, di fatto, la rete di pull-down.

Di seguito, invece, vediamo



che cosa accade se l'uscita del primo integrato rimane ad un livello basso per un lungo periodo; la corrente proverrà direttamente dall'alimentazione.

Anche qui **sarebbe indispensabile quantificare cosa vuol dire “lungo”** ma per ora non lo facciamo. Vedremo più avanti che questo aggettivo viene influenzato dai tempi caratteristici del circuito.

Il modello di funzionamento è stato molto semplificato ed abbiamo fatto una **distinzione tra segnali a bassa e segnali ad alta frequenza** come se ci fosse una qualche netta distinzione tra i due. La verità è che, invece, sia segnali a bassa frequenza sia segnali ad alta frequenza sono coinvolti nel funzionamento del circuito ed entrambi determinano l'evoluzione temporale del flusso di corrente. Nella figura precedente, quando il primo integrato era nello stato “basso”, la corrente proveniva dalla capacità di disaccoppiamento del secondo integrato e, questo perché l'uscita del primo richiede un flusso di corrente “circa” istantaneo dal pin di ingresso del secondo integrato.

L'utilizzo di una capacità di disaccoppiamento per IC2, con una connessione così breve è stato previsto per rispondere all'esigenza di flussi

di corrente veloci. La sorgente non può fornire questa corrente transitoria non è molto vicina all'integrato. Peraltro, c'è una certa resistenza tra il source e l'integrato ma, cosa più importante, c'è una componente induttiva. Ed è proprio quest'ultima il vero motivo per cui è stato introdotto il condensatore di bypass, ovvero far transitare correnti (ad alta frequenza) che dall'alimentazione non possono provenire. Non appena il transitorio si esaurisce sempre più corrente viene fornita dall'alimentazione e sempre meno ne viene drenata dal condensatore.

È ovvio che quello che è stato scritto finora rappresenta una semplificazione di quello che succede davvero (in DC) ma di certo, anche se la situazione reale risulterà più complessa, in linea di principio, si tratta esattamente di una buona approssimazione di quanto accade davvero.

Se prendiamo in esame le situazioni più “dinamiche”, possiamo trovare risultati per i quali tutte le correnti fluiscono attraverso una combinazione dei quattro percorsi elencati. Il percorso comune in ciascuna delle due direzioni comincia dall'alimentazione del componente (indipendentemente dal fatto che si tratti del primo o del secondo integrato), procede attraverso quel componente specifico, passa attraverso l'interconnessione realizzata con il secondo dei due integrati per poi dirigersi verso il pin di massa. In quale modo la corrente completi il suo percorso da massa verso l'alimentazione del componente dipende dalla velocità del segnale. Le correnti in continua torneranno tutte al **“ground lead”** dell'alimentazione. I segnali (di corrente) ad alta frequenza seguiranno un percorso inverso attraverso il condensatore di bypass predisposto. **Quanto scritto contiene, tuttavia, un'imprecisione: queste due “direzioni” non risultano essere “alternative” ma contemporanee!**

In particolare, i segnali in continua “domineranno” alle basse frequenze mentre quelli AC saranno certamente più influenti man mano che la frequenza aumenta.

È necessario tenere a mente che **anche se stiamo parlando di segnali digitali che abbiano transizioni lente** (dove per lente, magari, possiamo intendere un'onda quadra con una frequenza pari ad 1Hz), **la transizione di stato, che causa transitorio, è veloce quanto il più veloce dei segnali**, ovvero quello a più alta frequenza.

Certamente abbiamo a che fare con un buon progetto e pertanto il condensatore di bypass ed i pin di alimentazione e di massa del circuito integrato sono molto vicini l'uno all'altro ed è proprio questa accortezza a rappresentare il modo giusto di realizzare il bypass. Possiamo, in generale, pensare semplicemente al condensatore di bypass ed al circuito integrato come un unico elemento, disposto sulla board, all'interno del quale scorre corrente.

Infine, a questo punto, è importante notare che i segnali di corrente AC high-speed viaggiano “poco” per passare dal condensatore fino all'integrato che viene “bypassato”. La stragrande maggioranza del percorso dell'anello di corrente è costituito dalle interconnessioni tra i dispositivi, oltre che dal percorso verso massa.

A questo punto, potremmo dare un'altra occhiata alle immagini che abbiamo visto in precedenza questa volta considerando che cosa succederebbe, per esempio, **se i circuiti integrati fossero più distanti tra di loro**.

I condensatori sarebbero più vicini ai loro circuiti integrati “di riferimento” e la distanza, o meglio tutte le distanze, aggiuntive sarebbero relative alle interconnessioni verso massa. Quando abbiamo a che fare con segnali di corrente veloci,

è proprio qui che dobbiamo venire a cercare il problema, se ne abbiamo uno.

Alimentazioni e masse, analogiche e digitali

Nei diagrammi che abbiamo visto, all'interno dei quali viene mostrato il circuito, non sono identificati gli integrati ed i relativi segnali come digitali oppure analogici. Pertanto, IC1 potrebbe essere un amplificatore operazionale così come il pin d'ingresso di IC2 potrebbe condurre il segnale ad un convertitore analogico digitale. Il primo integrato, allo stesso modo, potrebbe semplicemente essere un microcontrollore che abbia un'uscita push-pull su un pin di I/O standard.

Quindi ci chiediamo: **ma di quali integrati stiamo parlando?** Beh, se consideriamo convertitori analogico-digitale (ADC) e DAC, questi sono tipicamente componenti per i quali cominciamo a porci il problema di capire se ci siano possibili interferenze tra segnali.

I circuiti analogici, infatti, tipicamente, lavorano con valori che subiscono delle variazioni. Esse possono essere considerate morbide, continue e, per questi dispositivi, piccoli cambiamenti, di tensione o di corrente, sono significativi. Quando, invece, parliamo di circuiti digitali, i segnali tendono ad avere brusche variazioni che portano il livello logico da uno stato ad un altro. **Si tratta, tipicamente, di impulsi di corrente e questo significa che abbiamo grandi transizioni di valore in piccole finestre temporali**. Ed è proprio questa (relativamente) grande variazione che può mutare i segnali analogici, benché precisi, se questi non dovessero essere sufficientemente separati. Ovviamente, **parametri che influenzano queste valutazioni sono: la tecnologia** con la quale vengono re-

alizzati gli integrati, la famiglia logica di **riferimento ma anche** tutti i **parametri costruttivi** di ciascuno degli integrati coinvolti.

In questo semplice esempio gli integrati sono due ma è evidente che queste valutazioni vanno riferite ad un numero N di circuiti.

La strada migliore è sempre la più facile

Potremmo considerarla una filosofia di vita e per i circuiti vale la stessa cosa! E' facile capire che il flusso di corrente nel percorso a più bassa resistenza è quello che la corrente "preferirà". Sfortunatamente, questo è vero solamente con correnti in continua.

In questo caso, infatti, soltanto la parte resistiva dell'impedenza ha importanza. Questo dipende dal fatto che capacità ed induttanza si comportano l'una da circuito aperto e l'altra da cortocircuito. Quando abbiamo a che fare con il piano di massa, le proverbiali linee "dritte" rappresentano il percorso a più bassa resistenza. Tuttavia, **la corrente scorrerà anche in percorsi meno "diretti"**. La quantità di corrente attraverso ciascun percorso sarà inversamente proporzionale alla distanza da percorrere, dato che il piano di massa, o meglio la sua resistenza, per unità di lunghezza, sarà uniforme!

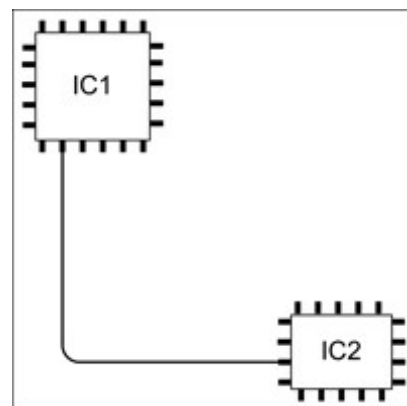
Pertanto, più alta sarà la corrente che scorrerà su percorsi dritti a bassa impedenza, meno corrente vedremo scorrere attraverso percorsi che, in qualche modo, deviano da questo. Per semplicità, e indicheremo come correnti in continua ma evidentemente dovremo considerare che questo non sarà davvero l'unico percorso seguito e che parte della corrente che si disperde viaggerà su percorsi che non sono quello "più facile".

Nello studio dei segnali che maggiormente ci in-

teressano, quelli in AC, dobbiamo considerare la parte reattiva dell'impedenza. Quando parliamo di un PCB con un piano di massa adiacente ad un segnale, abbiamo un'impedenza ben definita calcolata sulla base della geometria della traccia, dello spessore dello strato della board che separa i due ed, ovviamente, anche dal materiale (sul quale c'è ben poco da variare, nella maggior parte dei casi). Altro parametro importante sarà proprio la frequenza dei segnali coinvolti.

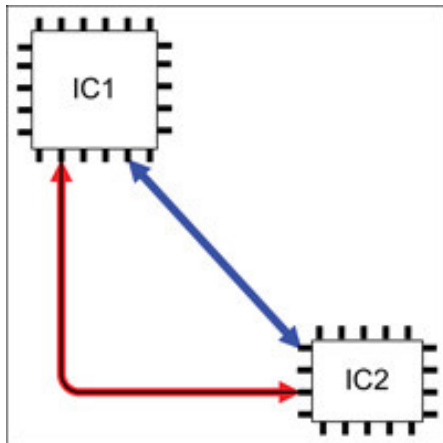
Tutti i dettagli matematici che riguardano questi parametri sono alla base di questa analisi; fortunatamente non è necessario lavorare sulla matematica che sta dietro tutto questo per riuscire a comprendere i concetti fondamentali e raggiungere dei buoni risultati.

Ripartiamo, quindi, dall'esempio che stavamo facendo e creiamo un collegamento, tra i nostri due integrati, di tipo "indiretto".

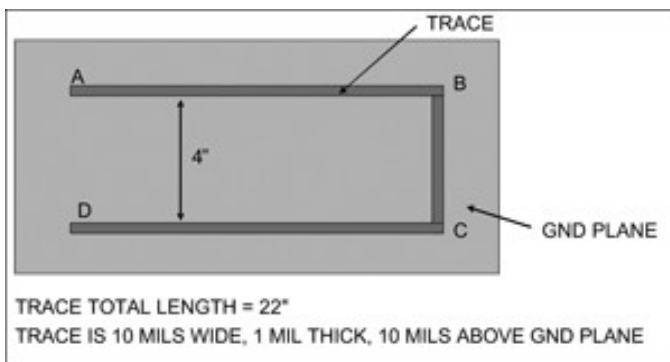


Supponiamo di avere a disposizione un piano di massa che permette l'interconnessione tra ciascun circuito integrato con una connessione breve. Le correnti di ritorno devono necessariamente attraversare la connessione del circuito integrato. Dal momento che abbiamo a disposizione questo piano, il percorso a più bassa impedenza sarà fatto di linee "dritte", così come mostrato nella prossima figura. Ad alta frequenza, invece, accadrà che la mutua induttanza tra

la traccia ed il piano di massa al di sotto coinvolgerà il percorso di massa a più bassa impedenza disponibile sotto traccia.



Sebbene la trattazione matematica di questo argomento cominci a diventare molto più complessa rispetto al reale scopo di questo articolo, **è appena il caso di tenere in considerazione i risultati dello studio del dottor Bruce Archambeault sull'argomento** (Archambeault, Bruce, [IEEE® EMC Society Newsletter](#), Fall 2008, Issue 219, "[Part II: Resistive vs. Inductive Return Current Paths](#)", pp 81-83). La sua caratterizzazione è rivolta ad una geometria ad "U" come di seguito.



Per la realizzare una traccia sul piano di massa, egli ha portato avanti uno studio, tramite simulazioni elettromagnetiche, per segnali con diversa frequenza. Il tutto per verificare quali percorsi le correnti avrebbero seguito. **Man mano che la frequenza continuava a salire, partendo da quelle al di sotto di 1 kHz per arrivare a**

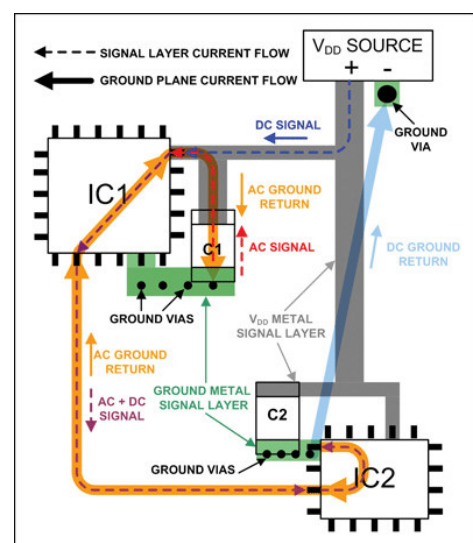
segnali di frequenza superiori a 50 kHz, i segnali cominciavano a transitare sempre più attraverso ogni percorso possibile.

Questo studio è anche aggiunto alla formulazione della distribuzione di corrente, ovvero della intensità di corrente come funzione dei parametri fisici della struttura ma non della frequenza; tale dipendenza è di tipo arcotangente.

L'importanza del by-pass

Come accennato, una descrizione più completa del flusso di corrente attraverso qualunque circuito comprende le capacità di disaccoppiamento "presso" ciascun circuito integrato ed il power source.

Vediamo adesso, con la figura che segue, i percorsi delle correnti considerando i due integrati ed il flusso di corrente con l'alimentazione ad IC1. Nell'esempio abbiamo un piano di massa su di un layer adiacente a quello di segnale. La potenza viene distribuita su questo strato, superiore, tramite piste metalliche (in grigio). Le connessioni al piano di massa sono realizzate attraverso vias.



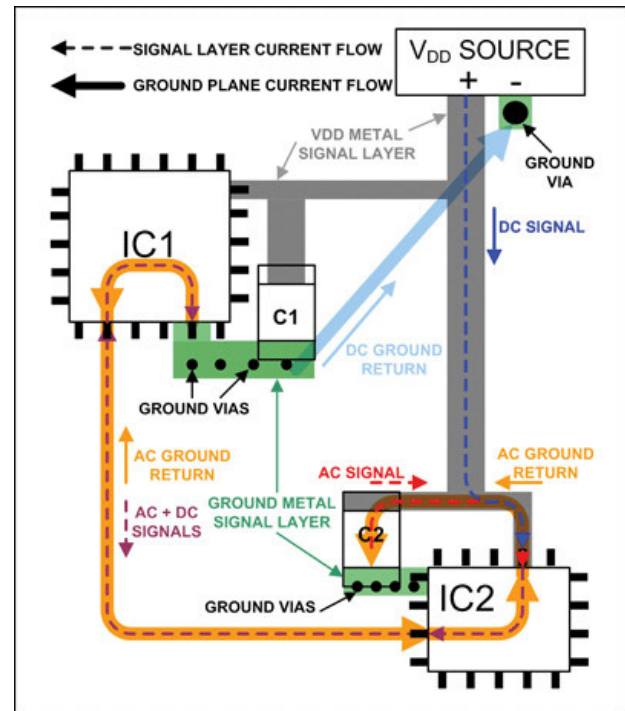
Le correnti di segnale, che viaggiano sullo strato che connette segnali e componenti vari, vengono mostrate con percorsi tratteggiati. **Questi**

sono percorsi di cui è più facile capire la natura perché strettamente confinanti con le tracce dei segnali che abbiamo deciso di realizzare! Le correnti di ritorno hanno a disposizione un intero piano sul quale fluire. Dal momento che le correnti continue scorreranno attraverso i percorsi a più basso valore di resistenza, sappiamo che il percorso di ritorno sarà diretto dal pin di massa verso il carico, rappresentato da IC2, e verso la connessione a massa del power source, attraverso il percorso più diretto.

Possiamo analizzare, in maniera più approfondita, il flusso di corrente per i segnali. Se consideriamo quelli a basse frequenze (tanto basse che una loro parte significativa fluisce attraverso i condensatori), è ancora la mutua induttanza che forzerà la corrente a tornare attraverso la traccia di segnale mentre la distribuzione sarà, certamente, molto ampia.

Inoltre, una volta che la corrente di ritorno che viaggia su questa traccia raggiunge l'integrato, non tornerà tutta a massa attraverso il condensatore; una sua parte, dal condensatore, tornerà verso la sua massa di riferimento. Il resto tornerà attraverso la massa del power source. In ultimo, man mano che la frequenza si abbassa, la mutua induttanza avrà meno effetto; come risultato di questa diminuzione, sarà maggiore il flusso di corrente attraverso il percorso DC.

A maggior ragione si fa palese la necessità di soddisfare il requisito di un bypass adeguato agli integrati. Per completezza, la prossima figura mostra il flusso di corrente quando IC2 funge da source.



Vale la pena di far notare che c'è una traccia di interconnessione sul layer segnale/componente. Praticamente cambia soltanto la direzione delle frecce per i segnali di corrente. In questo caso, C2 alimenta il segnale di corrente AC, attraverso il pin connesso a VDD. Il segnale di corrente viene così "consegnato" ad IC1 che va a massa.

Le masse non sono tutte uguali

Oggi concludiamo questa breve carrellata di nozioni preliminari per far notare una cosa importantissima: il titolo del paragrafo la suggerisce ed ora la approfondiamo.

Il punto è: quando ci riferiamo ad un punto che si trova "a massa" vorremmo riferirci ad un punto che si trova ad un potenziale nullo (o comunque di riferimento), se non il più basso disponibile. **La massa rappresenta IL riferimento per qualunque tipo di segnale, con o senza segno, analogico o digitale.** Tuttavia, è importante rendersi conto che un piano di massa, a dispetto di quanto ci si potrebbe aspettare, non è equipotenziale.

Prima di tutto non ha nessuna importanza quanto spesso sia lo strato di rame per il piano di cui stiamo parlando, esso dimostrerà di avere un valore di resistenza diverso da zero.

Per questo motivo, **se ci sono correnti, o segnali**, digitali ed analogici, o segnali di qualunque altra natura, essi si “divideranno” una parte del piano di massa. I loro **flussi scorreranno attraverso lo stesso piano metallico** ed è, quindi, evidente che **c'è la possibilità che abbiano una mutua influenza non trascurabile**. Questo, dal punto di vista elettromagnetico, può essere tradotto con il problema del “**crosstalk**”, ovvero della diafonia.

Naturalmente non è vero che soltanto due segnali possono interferire. La diafonia è un problema che riguarda tutti i segnali che sono coinvolti e che transitano su piani coincidenti, o molto vicini.

Possiamo verificarlo sui pin di massa di due differenti componenti che si connettono al piano di massa più o meno nello stesso punto. Supponiamo, per comodità, che la resistenza del rame, o meglio del piano di transito, sia anche dell'ordine del centesimo di Ohm e che la corrente in gioco sia di 1 A per il componente A e di 1 uA per il componente B.

Nel punto in cui si ha la connessione tra i due, la tensione di massa sarà di 10 mV più grande rispetto a quella del punto in cui le correnti arrivano. E questo sarà vero anche per il componente che sta utilizzando la corrente più bassa. Anche nel caso in cui il componente A veda la sua corrente variare da 1 a 0 A, questo avrà ripercus-

sioni sulla tensione ai capi del componente B. Percorsi di ritorno condivisi spesso possono causare problemi quando i circuiti digitali condividono gli stessi piani con quelli analogici. La condivisione può interferire con lo svolgimento delle operazioni ed anche con la precisione richiesta ai circuiti analogici. In questo senso, infatti, **i circuiti digitali sono spesso maggiormente tolleranti rispetto ai livelli di tensione in gioco**, specie se le famiglie logiche operano con range di tensioni ampi. Questo, per altro, rappresenta uno degli ostacoli più importanti alla miniaturizzazione (!).

Altro motivo di non uniformità delle tensioni attraverso i piani di massa è la lunghezza elettrica. Man mano che la frequenza diventa più alta, la lunghezza dei percorsi delle correnti attraverso il piano può diventare confrontabile con la lunghezza d'onda dei segnali che si stanno propagando nella board. Senza addentrarci troppo nella spiegazione del “perché” o del “che cosa”, basti dire che più questi percorsi sono corti, meglio è.

La spiegazione, anche ad intuito, può essere tratta dalla fisica, grazie alla quale sappiamo bene che man mano che un ostacolo, comunque inteso, diventa confrontabile con la natura fisica dell'evento che stiamo studiando, o con alcuni dei suoi parametri, sarà più grande la sua influenza sullo stesso (si pensi a fenomeni di diffrazione ed alla gabbia di Faraday).

Fin qui, tutto bene

Per oggi possiamo fermarci qui. Lo scopo di questo articolo era iniziare a mettere le “carte

sul tavolo” e fare i conti con quello che c’è e con quali sono i problemi. La prossima “uscita” di PCB ART vedrà tutto questo applicato alla risoluzione dei problemi indicati quindi... non perdetelo!

Riferimenti Bibliografici:

Successful PCB Grounding with Mixed-Signal Chips—Follow the Path of Least Impedance
Ground plane
Design guidelines fo reduced EMI
Printed Circuit Board Design Issues
Chapted 12: Printed Circuit Board (PCB) design rules

Di seguito il link per accedere direttamente all’articolo sul Blog e partecipare alla discussione:
<http://it.emcelettronica.com/pcb-art-limportanza-dellisolamento>

4. Grounding e sfide progettuali

Oggi, come accennato ed introdotto la scorsa volta, cercheremo di tessere la tela dei concetti enunciati per completare il quadro generale sull'isolamento. Parleremo nel dettaglio dei percorsi conduttivi e della gestione dei circuiti integrati a segnale misto per arrivare a capire come si può realizzare un buon isolamento.

Prima di continuare ed andare più sul pratico, vediamo di fare un breve riassunto delle “grandezze” di nostro interesse.

Piano di massa

Un piano di massa lo abbiamo definito come uno strato metallico più o meno grande che ricopra un'area di interesse. È buona norma utilizzarlo per ricoprire tutte le parti della scheda a cui questo serve. Una traccia, o pista, è un pezzo di rame (o facente funzione) che, sulla scheda, connette due componenti, dimostrando di comportarsi come un filo. Tipicamente il piano di massa non viene realizzato su entrambi i lati della scheda ed il lato dei componenti viene tenuto “esposto” alla tensione mentre l'altro a massa. Questo viene totalmente meno quando si parla di schede multi-layer, in cui tale schema non è applicabile allo stesso modo.

Vias dei piani di massa

Se per ciascuno dei lati della scheda esistono piani di massa, è probabile che essi vadano connessi (non così vale per masse analogiche e digitali) e questo si può realizzare mediante l'utilizzo di Vias localizzati in un buon numero di punti della scheda. Se il layout originale non ne

contiene, si possono praticare con facilità trapanando la scheda stessa ed utilizzando dei fili per realizzare i collegamenti.

Connettori di massa

Tutti i connettori sulla board devono essere connessi alla massa della scheda. Per far ciò è buona regola utilizzare più di un connettore di massa. È errore comune pensare che un solo connettore di massa sia sufficiente ma niente potrebbe essere più sbagliato di così, dal momento che questo potrebbe causare disadattamento di impedenza e fenomeni oscillatori di qualsiasi genere. Se il disadattamento c'è, allora la corrente scorre attraverso il conduttore non in un unico verso (oscillando, per l'appunto) con le più inimmaginabili, e potenzialmente nefaste, conseguenze per il sistema.

Disaccoppiamento

Tutti i PCB contengono uno o più integrati e ciascuno di essi ha bisogno di essere alimentato. I pin di alimentazione e massa, come stiamo vedendo, permettono di raggiungere lo scopo ma la domanda, come avrete capito, è “come” si collegano. E che cosa succede se lo facciamo male. Bene, i segnali possono accoppiarsi, come già abbiamo detto, e questo significa che potrebbe rendersi necessario utilizzare dei condensatori di disaccoppiamento che eliminino le componenti indesiderate, un po' come accade tra stadi negli amplificatori. Lo scopo dei condensatori è quello di smorzare queste oscilla-

zioni sulla tensione diretta al circuito integrato. Altra ragione per il suo impiego è realizzare una connessione diretta a massa.

Mettiamo le idee insieme

Se tutto quello che abbiamo detto finora è chiaro, possiamo cercare di mettere insieme tutte queste nozioni per lavorare seriamente su come mettere a massa circuiti integrati che lavorano con segnali misti. Prima di tutto, comunque, il risultato che è necessario portare a casa è assicurarsi che le correnti, come i segnali, sia digitali sia analogici, non vengano a condividere alcuna porzione del loro percorso di ritorno.

Per il momento è importante focalizzarsi sul fatto che l'obiettivo principale è quello di **minimizzare la vicinanza dei percorsi di ritorno delle correnti sia per i segnali digitali sia per quelli analogici**. Se riusciamo a fare questo, dal circuito saranno eliminate tutte le principali problematiche che si verificano se i segnali digitali “sporchi” corrompono quelli analogici.

Una soluzione logica da adottare è quella di tagliare il piano di massa dividendo nettamente la sezione digitale da quella analogica. In realtà, è logico pensare che sia meglio, e più semplice, realizzare piani di massa diversificati invece che dividerli o individuarne sezioni.

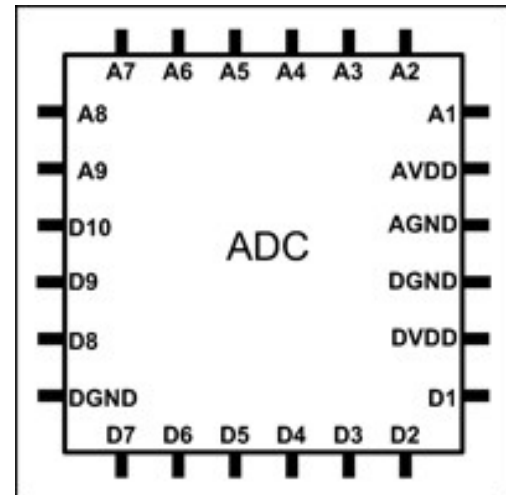
Come vedremo, se distribuiamo tutti i componenti in maniera adeguata, e seguiamo attentamente queste piccole, brevi e semplici direttive di buona progettazione, riusciremo a non avere alcun tipo di problematica sulle prestazioni.

Per ora, accontentiamoci di tagliare il piano di massa

Vedremo, adesso, che cosa succede considerando un ADC qualsiasi. Partiamo dal presupposto di considerare soltanto i pin di power e ground dell'integrato. Di solito, in generale, così

come riportato nella figura che segue, viene semplicemente specificato se stiamo parlando di pin analogici oppure digitali.

Questo perché la loro funzione specifica, in realtà, dal punto di vista della label, non è molto importante.



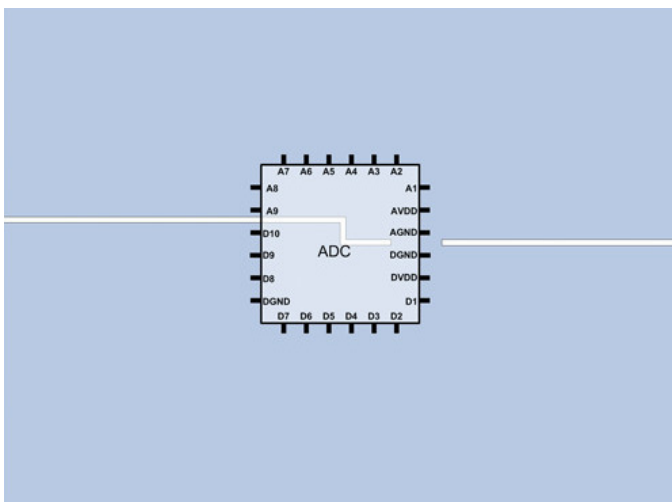
Un pin analogico potrebbe essere uno qualunque tra quelli adibiti ad operazioni di input ed altrettanto si può dire per quelli di output. Un pin digitale, invece, potrebbe essere parte di un'interfaccia seriale (o parallelo), un pin di controllo oppure ancora un chip select. Tutto questo, dal punto di vista della nostra analisi non è affatto più influente adesso.

Quello che, invece, è piuttosto importante notare è che i pin digitali sono tipicamente contigui così come accade tra i pin analogici con quelli di massa, sia analogici sia digitali. Questo non è così raro come si potrebbe pensare perché tutti coloro che progettano gli integrati devono riuscire a mantenere “insieme” tutte le grandezze che, per qualche ragione, risultino essere simili. Nell'esempio portato, inoltre, ci sono ben due diversi pin di massa digitale. Talvolta questo si rende necessario per fare in modo che le correnti di massa all'interno dell'integrato non causino errori. Ciò non di meno, questo potrebbe dar luogo a diverse problematiche non soltanto

di corruzione del segnale ma proprio di danneggiamento dell'integrato stesso.

Dal momento che i pin analogici e digitali vengono raccolti in un'unica "porzione" del package e, quindi, della piedinatura dell'integrato, resta piuttosto semplice decidere dove andare ad inserire il piano di massa.

Con la figura che segue vediamo proprio questo, ovvero come viene "disegnato" il piano di massa con una pista che si porta in maniera adiacente ai pin di massa sia analogica sia digitale.



Generalmente quando una traccia sul piano di massa viene utilizzata, come in questo modo, il progettista cerca di posizionare tutti i componenti digitali su un unico lato, tenendoli insieme. Altrettanto verrà fatto con quelli analogici dall'altro lato. In questa maniera quello che si cerca di fare è mantenere i pin di massa connessi alla corretta "porzione" del piano. Sarà importante tenere a mente questo "escamotage" specie in relazione al nostro particolare ADC.

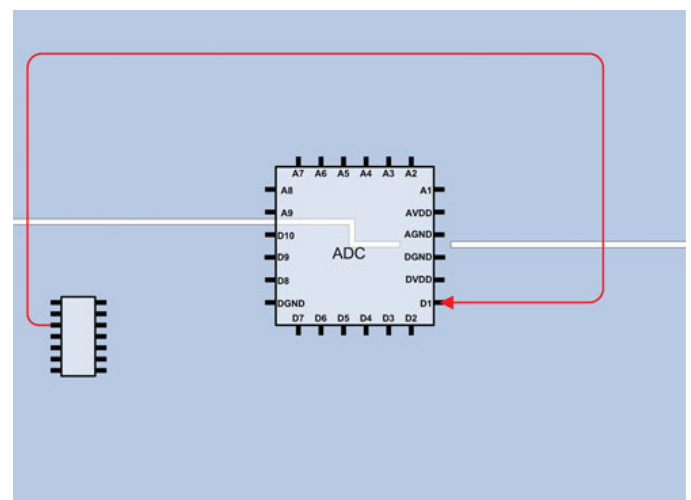
Supponendo, adesso, di aver fatto un buon lavoro in questo caso, e che tutti i componenti digitali siano completamente localizzati nella parte digitale del piano di massa ed altrettanto siano quelli analogici, **non abbiamo comunque ancora finito perché dobbiamo capire**

cosa fare per tutte le tracce di segnale vero e proprio. Quindi, adesso, ci dovremo occupare del...

Routing dei segnali

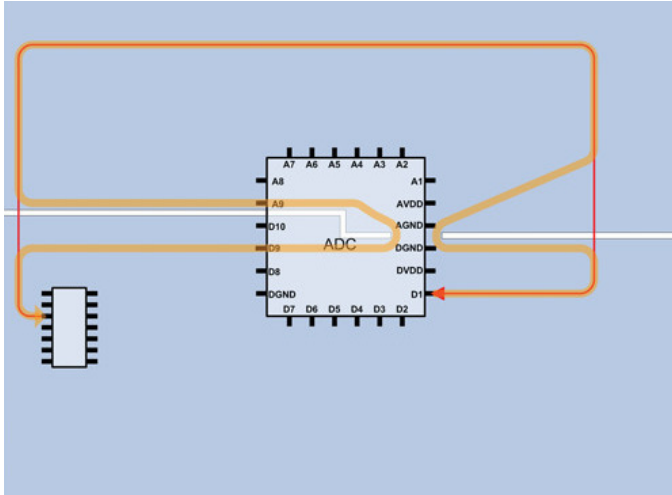
Iniziamo, quindi portando un segnale digitale dal pin D1 verso un integrato qualunque. **La traccia**, come suggerito dalla fase precedente, **trasporta un segnale digitale quindi sarebbe bene che non viaggiasse nella porzione che abbiamo dedicato alla sezione analogica del circuito**, questo se vogliamo evitare tutti quei problemi di cui abbiamo parlato in precedenza. Questa traccia è un classico esempio di errore che molti potranno notare. Il segnale analogico, qualunque esso sia, rischia di essere contaminato da questa semplice pista.

Dando uno sguardo alla prossima figura, comunque, tutto questo sarà ancora più chiaro.



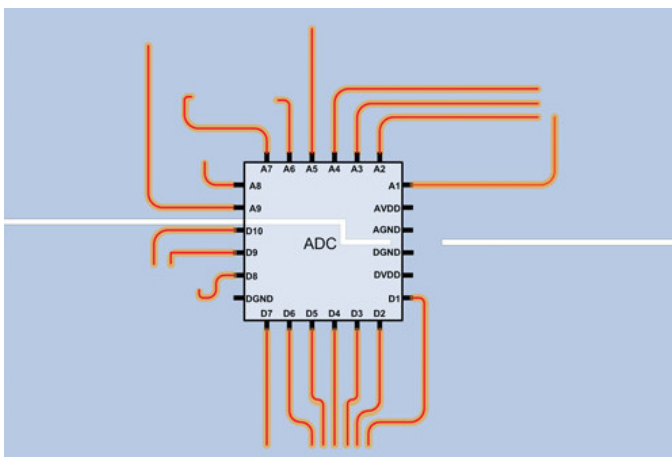
Qui possiamo vedere il percorso di ritorno di massa di una traccia del segnale digitale realizzata in maniera errata. Quello che vedete in arancione è come questo percorso segua la traccia del segnale fino a quando essa non incontra il taglio. In quel momento, la traccia può soltanto tornare indietro per attraversare il "taglio". Di conseguenza non abbiamo soltanto la corrente digitale, con il suo contenuto in alta fre-

quenza che scorre attraverso la massa della circuiteria analogica (**cosa che**, di per sé, **sarebbe già da evitare**), ma **abbiamo anche creato due distinti anelli che fungono da antenna che certamente irradieranno questi segnali**.



Per questo motivo il metodo rischia di essere non soltanto non efficace ma anche controproducente; **noi dobbiamo garantire che le due sezioni del circuito siano isolate**.

C'è da chiedersi, comunque, che cosa accada quando questo, o meglio questi, requisiti vengano rispettati. La prossima figura prova a mostrarcelo: tutte le tracce di segnale vengono condotte senza attraversare la sezione di taglio. Le correnti di ritorno fluiscono attraverso le tracce, **minimizzando proprio quegli effetti di anello** di cui abbiamo parlato; l'unica cosa che separa le tracce di segnale dal piano di massa è lo spessore della scheda stampata.



Guardando questa figura, nonché le correnti dimostrate all'interno delle tracce, nessuna di queste ha la necessità di provare a "saltare il fosso" (taglio). Questo perché abbiamo fatto attenzione a posizionare i componenti in maniera tale da curare le connessioni che avremmo comunque necessità di realizzare con tutta l'altra circuiteria (analogica e digitale). Abbiamo, inoltre, portato tutte le tracce a mantenersi nella loro area di pertinenza.

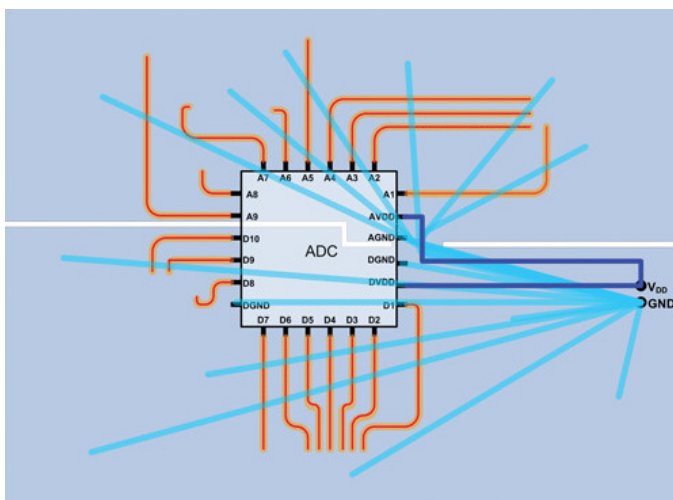
Una scheda con un singolo piano di massa, diviso in sezione analogica e digitale, all'interno della quale il routing è stato fatto in maniera scrupolosa può certamente essere la soluzione migliore. I problemi di layout, ma anche di interferenze, possono essere risolti efficacemente.

Molti produttori di convertitori da un lato suggeriscono che dividere il piano di massa non sia una cattiva idea ma dall'altro indicano sulla loro documentazione "AGND" e "DGND" come due pin separati e distinti. Tutti noi sappiamo che sono masse analogiche e digitali e non è un caso che vengano indicate diversamente. Tipicamente troverete scritto che i due **"devono essere connessi esternamente allo stesso piano di massa a bassa impedenza e con una connessione il più corta possibile"** e fin qui è ovvio; si suggerisce spesso anche che **"qualsiasi impedenza esterna ulteriore nella connessione al pin digitale potrebbe comportare accoppiamento e rumore in ingresso all'integrato"**. Il consiglio, di solito, è quello di connettere tutti e due i piedini alla massa analogica. Questo suggerimento potrebbe, però, creare ulteriori problemi e pertanto un modo migliore per riuscire comunque connettere i due pin insieme ma senza avere problemi è utilizzare un unico piano di massa. E come la mettiamo con la potenza?

Abbiamo deciso di eliminare i tagli al piano di massa come tecnica perché non ci sono correnti di ritorno che hanno la necessità di effettuare quel salto di cui parlavamo prima. **Tuttavia abbiamo la necessità di considerare come risolvere il problema delle connessioni per l'alimentazione qualora sia la parte analogica sia la parte digitale del circuito vengano alimentati dalla stessa alimentazione.** In questo caso, sia la sorgente sia il suo terminale di ritorno devono essere sullo stesso lato del taglio. In questo caso, tutte le correnti di ritorno in continua dall'altro lato del taglio devono seguire un percorso diverso da quello diretto verso la connessione di ritorno all'alimentazione. Questo, sostanzialmente, rende il loro percorso più lungo e la resistenza che incontrano nel loro cammino più grande. Conseguentemente, la tensione che si viene a creare sarà più grande (in modulo).

Questo layout non è un problema dal punto di vista delle correnti di massa nei punti in cui abbiamo i pin di alimentazione dell'ADC. Il fatto è che queste correnti provengono da massa mentre le correnti che vanno da questi pin verso altri componenti devono necessariamente essere guidate in altro modo.

Nella prossima figura



viene mostrato proprio questo tipo di piste e come vengano guidate le correnti di massa in continua.

Poiché sulla necessità di tagliare il piano di massa esistono dubbi E scuole di pensiero, soffermiamoci un attimo su questo.

Abbiamo detto che i piani di massa sono dotati di grandi valori di capacità (con i piani adiacenti), permettono una migliore dissipazione del calore e riducono l'induttanza (di terra).

Tuttavia resta di grande interesse la questione della capacità parassita (stray) che si viene a creare. Questa capacità torna particolarmente utile per i segnali di alimentazione (power lines) ma sul segnale è potenzialmente pericolosa.

Nella buona pratica, in alcuni tutorial e parlando con alcuni del settore, potrete trovare diversi suggerimenti riguardo al modo in cui posizionare i piani di massa.

Come abbiamo visto, essi

- vanno tenuti al di "sotto" delle linee di alimentazione;
- vanno posizionati lontano dalle linee di segnale;
- vanno accompagnati dall'uso di anelli di guardia;
- non vanno mai interrotti.

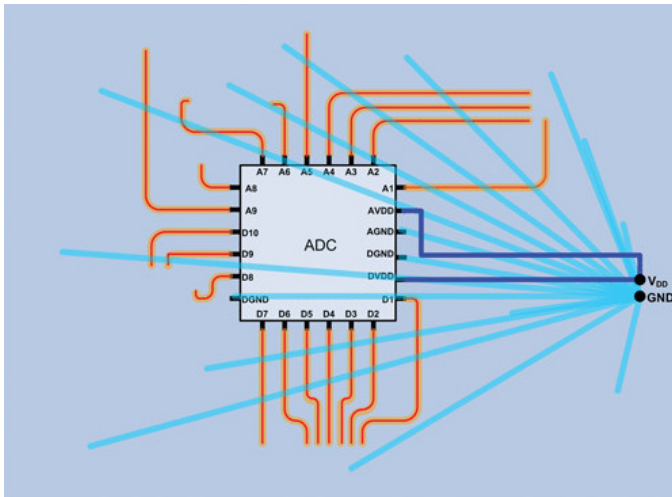
E su quest'ultimo suggerimento, in particolare, non ci troviamo! **Come dobbiamo interpretare questa idea?** Questo "tip" è giusto o sbagliato? Molti sono dell'idea che il "cutting" del piano di ground sia sbagliato ogni qual volta ci troviamo di fronte a linee di segnale ad alta velocità. Questo perché i **condensatori "stray"** non hanno una grande influenza su questo tipo di segnali ma creano problemi quando finiscono per costituire filtri parassiti all'ingresso, ad esempio, di un OPAMP.

Una delle soluzioni raccomandate è utilizzare

le cosiddette “microstrip”, ovvero segnali guidati tramite tracce poste immediatamente al di sopra del piano di massa. Perché? Semplice: la corrente tende a seguire il solito percorso a più bassa impedenza. Vedete bene come questo concetto, apparentemente banale, continua a seguirci passo passo in ogni considerazione. Tenendo, però, questo fenomeno in giusta considerazione, rendiamo minima la dimensione del loop e quindi l’EMI irradiata. L’apparente incongruenza può essere, quindi, risolta in questo modo.

Eliminiamo il taglio

Lo abbiamo annunciato: questo metodo non piace. Se eliminiamo, adesso, il taglio, le correnti in continua possono fluire in maniera diretta incontrando anche una più bassa resistenza e, quindi, determinando la più bassa caduta di potenziale. Vediamolo meglio con la prossima figura, in cui il taglio viene effettivamente rimosso.



La stessa “trovata” potrebbe essere applicata in situazioni in cui ci siano rail multipli piuttosto che un’unica alimentazione.

Le tensioni di rumore sui piani di massa analogici dovrebbero essere le più piccole possibile ed in particolare molto più piccole del più piccolo

segnale analogico di nostro interesse, ovvero non confrontabili con la risoluzione. Per valutare se il convertitore abbia come risoluzione, e quindi come LSB, un valore più piccolo della tensione di rumore, dovremo tener conto del numero di bit di cui è dotato. È evidente che più piccola è la tensione di “riferimento” e maggiore sarà il numero di bit, più piccolo risulterà essere il più piccolo segnale risolto. Lo vediamo in una tabella riassuntiva che certamente lo spiega in maniera molto rapida.

Numero di bit	Risoluzione (LSB)
8	4 mV
10	1 mV
12	240 μ V
14	60 μ V
16	15 μ V
20	1 μ V
24	0.06 μ V

Utilizzare un unico piano di massa, configurato così come ne abbiamo discusso in precedenza, è spesso utile quando i convertitori hanno un numero di bit piccolo. Man mano che questo cresce i convertitori avranno risoluzioni dell’ordine dei μ V, se non di meno. Pertanto potrebbe essere necessario dividere la scheda in regioni di massa analogica e digitale separate ciascuna delle quali sia connessa al piano di massa digitale al di sotto di ciascun convertitore.

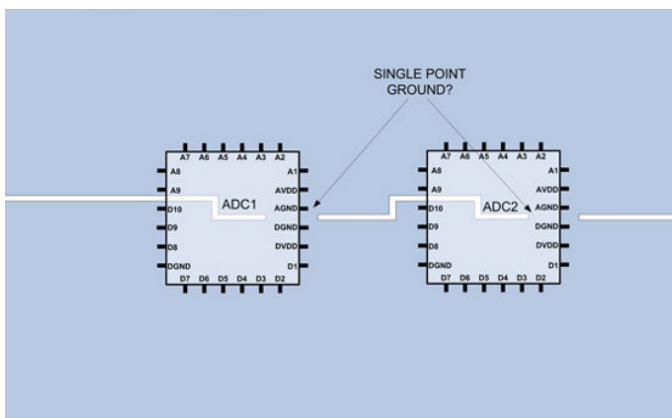
Questa soluzione risulterà utile per eliminare ancora meglio eventuali componenti di rumore, pur mantenendo un singolo piano per l’intero sistema.

Le sfide che abbiamo davanti

I problemi con queste divisioni, le sezioni che

abbiamo realizzato sinora nei piani di massa, diventano molto più evidenti quando consideriamo il progetto, di più circuiti integrati che richiedono masse digitali ed analogiche. Questo l'abbiamo detto più volte finora ma è arrivato il momento di argomentarlo.

Supponiamo di avere due convertitori analogico-digitale perfettamente identici l'uno all'altro ed anche uguali a quello di cui abbiamo parlato finora. Con la prossima figura, infatti, vediamo la loro configurazione e come non sia effettivamente possibile ottenere un singolo, solo, unico punto di massa. Questo dipende dal fatto che i due integrati dimostrano di avere lo stesso pinout e questo vuol dire che **dobbiamo trovare un modo di renderli "compatibili" con le considerazioni fatte.**



La reazione immediata sarebbe quella di ribaltare il secondo, ottenendo una simmetria speculare che renda contigue le regioni da connettere a massa. Tuttavia, questa non sarebbe affatto una cosa possibile quindi la migliore operazione da fare sull'integrato sarebbe ruotarlo di 180°. La sezione digitale dell'integrato ruotato, infatti, sarebbe più in alto mentre noi vorremmo che fosse in basso. In questa parte, infatti, c'è la sezione analogica è quindi evidente che non abbiamo ottenuto il risultato che volevamo.

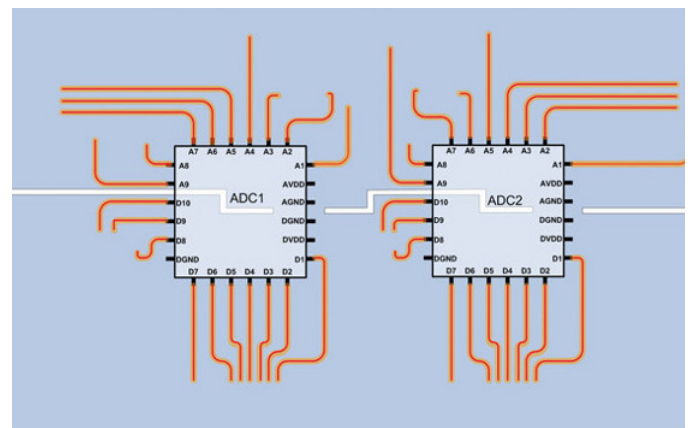
Se provassimo comunque a lavorare con un circuito con questa modifica avremmo delle tracce

che semplicemente si ingarbuglierebbero senza alcun criterio.

Dobbiamo farci venire un'altra idea perché se anche questa configurazione dovesse funzionare, certamente non sarebbe stato fatto un bel progetto.

Fortunatamente possiamo riuscire ad applicare lo stesso principio di isolamento usato per un singolo circuito integrato a segnale misto. Immaginiamo che quei tagli ci siano, o magari potremmo semplicemente inserirli in maniera temporanea (per poi rimuoverli). Dopo aver fatto questo, possiamo posizionare i componenti e realizzare il routing in modo tale da non avere "salti" del taglio. Potremmo anche aver bisogno di far sì che le tracce analogiche del primo integrato si "dividano" il piano di massa con quelle del secondo.

Questo, generalmente, è facile da fare perché naturalmente avremo l'impulso di posizionare i componenti, di ciascun integrato, il più vicino possibile tra loro.



La figura che abbiamo appena visto ci mostra schematicamente cosa potremmo realizzare facendolo. Così come, nell'esempio del singolo circuito integrato a segnale misto, nessuna delle correnti "desidererà" saltare quell'interruzione. Ecco perché, se l'abbiamo messa perché avevamo problemi ad immaginarcela, essa può

essere eliminata.

Lo stesso modo di pensare può essere esteso a situazioni più complesse o “popolate”. In generale, però, possiamo dire che **è una buona idea cercare di capire dove la corrente scorrerà** per ciascuno dei segnali coinvolti in modo tale da non avere interruzioni o corruzioni di segnale. **Pensare in questo modo è sufficiente per risolvere la maggior parte dei problemi.**

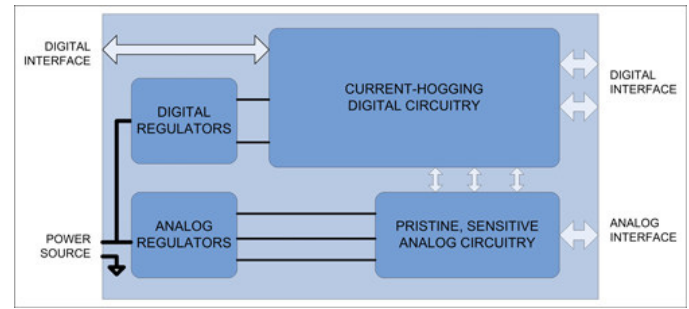
Tuttavia, a volte servirebbero

Esistono situazioni pratiche in cui avere vincoli meccanici, quindi fisici, così come accade con la posizione desiderata per un connettore, rende difficile mantenere il flusso di corrente, specialmente quando siamo a bassa frequenza oppure in continua, lontano dai circuiti che vogliamo proteggere da interferenze. In questi casi dobbiamo decidere in maniera molto accorta dove posizionare i piani di massa.

La necessità di evitare queste complicazioni è un'ottima motivazione per considerare seriamente l'utilizzo di vincoli meccanici (o connettori) insieme con il piazzamento dei componenti su PCB. Se i connettori vengono posizionati con maggiore attenzione al layout ed alla “resa finale” del circuito, il risultato potrebbe essere più semplice da raggiungere, più pulito da vedersi e, in definitiva, più corretto.

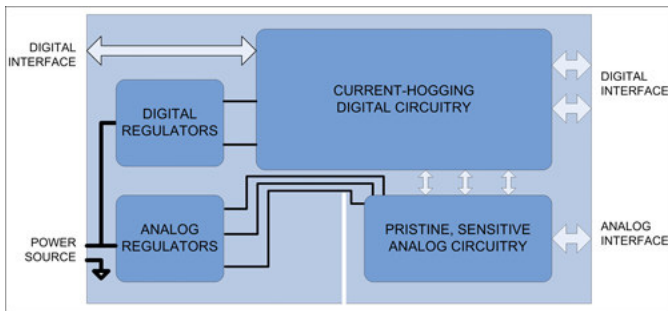
Anche quando dovessimo essere molto attenti nel considerare le interazioni tra i nostri vincoli meccanici ed il flusso di segnale, potrebbe sempre facilmente verificarsi una situazione in cui siano requisiti esterni a costringerci a mettere, per esempio, delle interfacce in posizioni che rendono difficile impedire alle correnti di seguire percorsi preferenziali ed, in definitiva, andare

dove preferiscono.



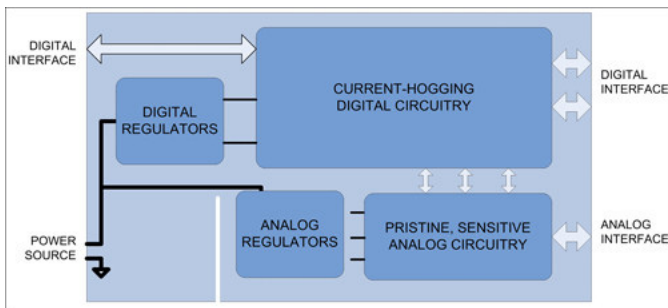
Questa figura ci aiuta a dare uno sguardo proprio a questa situazione. Anche quando abbiamo fatto un ottimo lavoro nel posizionamento dei regolatori di potenza, in modo che segnali analogici e digitali, anche ad alta frequenza, nei percorsi di ritorno non seguano strade simili, comunque, c'è da tenere a mente che le correnti in continua ed a bassa frequenza torneranno tutte alla massa di segnale, che è nell'angolo in basso a sinistra, e vi si può arrivare seguendo il percorso a più bassa impedenza: una linea dritta. Il risultato è che correnti di grande intensità in continua (e a bassa frequenza) dalla regione in basso a destra della sezione digitale correranno dritte verso la circuiteria analogica che si occupa del sensing. Potremmo certamente porre rimedio a questo problema interrompendo quella regione con un taglio tra sezione analogica e digitale, realizzando, in pratica, un confine. Tuttavia, cercheremo di evitare questa strada perché il routing dei segnali attraverso questa regione potrebbe allungare le piste e rendere, in definitiva, i segnali più lenti. E questo perché il routing diventerebbe, nei fatti, “indiretto”, il che, come sappiamo, non è mai una buona scelta. Un'altra idea potrebbe essere quella di piazzare un taglio verticale tra la parte analogica, sezione di circuiteria, e quella, sempre analogica, dei regolatori. Questo isolerebbe la parte analogica dei segnali digitali. In definitiva si tratterebbe di realizzare quello che viene mostrato in questa

figura.



Il percorso, in continua, che dimostra di avere più bassa impedenza e che va dalla regione di circuiteria digitale verso il power source ground non è più una linea dritta, non è più a più bassa impedenza. Si tratta, invece, di un percorso che passa attraverso il taglio, quindi bypassando la circuiteria analogica. Questa potrebbe essere una soluzione piuttosto interessante.

In alcuni casi, come vediamo con l'ultima figura, i regolatori analogici sono sensibili a basse componenti di rumore necessarie perché avvengano le operazioni di tutta la sezione analogica.



Una soluzione diversa può essere proprio quella mostrata in figura. Il concetto è lo stesso della precedente ma questa volta i regolatori analogici sono localizzati nella stessa regione del resto della parte analogica del circuito.

Talvolta potrebbero esserci dei regolatori switching rumorosi che sono seguiti da apparati di filtraggio a basso rumore. Una maniera simile di vedere le cose è quella di decidere dove posizionare questi regolatori tenendo sempre a mente il flusso di corrente ma limitando l'esposizione dell'intero sistema a queste componenti

di rumore.

Un'altra situazione che si deve necessariamente tenere a mente perché la si incontra sempre più frequentemente, è l'integrità dei segnali quando la frequenza diventa alta. **Man mano che la frequenza si innalza, infatti, e si tende ai GHz, possiamo vedersi manifestare quei fenomeni di interferenza di cui parlavamo. Si tratta del crosstalk**, del quale avevamo accennato all'inizio della scorsa puntata e che ora è bene riprendere in considerazione per non sottovalutarlo.

Fisicamente quello che accade è che una parte della potenza che transita in una linea di trasmissione viene trasferita ad un'altra adiacente, oppure a più di un'altra, facendo necessariamente calare il rapporto segnale rumore (SNR) della linea nella quale la traccia sta transitando. Ovviamente, però, questo si verifica anche nelle tracce adiacenti e che sono soggette all'interferenza; esse infatti vedono il loro contributo di potenza aumentare ma quello di segnale diminuire drasticamente (il che implica che l'SNR peggiora).

Questo rende il tutto molto più complicato.

Come abbiamo imparato in precedenza, però, nel caso più semplice di una singola traccia che si muova su un piano di massa, la corrente di ritorno non viene contenuta all'interno dell'aria che si trova direttamente sotto la traccia di segnale ma è molto più "diffusa".

È facile verificare quanto vicino dovranno trovarsi le tracce parallele per verificare l'insorgenza del problema. Man mano che la frequenza aumenta e le tracce (dimensionalmente) cominciano a diventare comparabili con la lunghezza d'onda i segnali diventeranno molto più facilmente "corruttili".

Teniamo d'occhio la corrente

Molti problemi che insorgono nel progetto di sistemi a segnale misto su PCB sono dovuti

proprio ad impreviste ed indesiderate tracce di segnale.

Tali problematiche, pertanto, possono anche essere evitate seguendo il consiglio che dà il titolo a questo paragrafo: bisogna stare molto attenti a che cosa fa la corrente, come si muove e quali sono i percorsi che, anche senza volerlo, noi stessi lasciamo che segua.

Le componenti continue, ed a bassa frequenza, preferiranno percorsi in linea retta, che dimostrano di avere più bassa resistenza tra carico e sorgente.

Quando la frequenza è alta, i segnali cercano il percorso a minore impedenza (ovvero entrano in gioco le componenti reattive!).

A frequenze intermedie entrambe le possibilità sono probabili.

L'idea di utilizzare delle divisioni, dei setti, dei partizionamenti per evitare le interazioni tra sezioni diverse del circuito, oppure tra integrati, non è sempre necessaria anzi talvolta può essere controproducente. È molto meglio, se possibile, posizionare i componenti in maniera intelligente, cercando di stare attenti a tutte le problematiche di cui abbiamo accennato fino a questo momento. Tuttavia, a volte tagliare il piano di massa è necessario perché non abbiamo sempre tanta libertà nel fare le scelte di cui abbiamo visto i dettagli fino a questo momento, incluso "dove" posizionare i componenti.

Insomma, talvolta agli elettronici sarebbe il caso di mettere il sale sulla coda ma basta un po' d'attenzione per evitare grandi problemi.

Riferimenti Bibliografici:

Successful PCB Grounding with Mixed-Signal Chips—Follow the Path of Least Impedance
Ground plane
Design guidelines for reduced EMI
Printed Circuit Board Design Issues
Chapter 12: Printed Circuit Board (PCB) design rules

Di seguito il link per accedere direttamente all'articolo sul Blog e partecipare alla discussione:

<http://it.emcelettronica.com/pcb-art-grounding-sfide-progettuali>

5. Le interferenze elettromagnetiche

Le interferenze elettromagnetiche, che siano a Radio Frequenza o meno, rappresentano una delle principali cause di malfunzionamento all'interno dei circuiti integrati. Si tratta di disturbi causali, molti sono di natura non sistemica, che non si manifestano sempre e comunque non sempre nello stesso modo. L'apparente casualità connessa con queste problematiche potrebbe suggerire che si tratti di eventi sporadici ed irripetibili. Bene, non è così! In questo articolo ci occuperemo della compatibilità elettromagnetica sia dal punto di vista della caratterizzazione sia dal punto di vista dello studio dei fenomeni che possono verificarsi all'interno dei circuiti integrati, delle PCBs e dei dispositivi più in generale. Di che tipo sono, come si identificano e come si risolvono i problemi di compatibilità dovute ad interferenze elettromagnetiche? A queste e ad altre domande proveremo a rispondere oggi.

Prima di cominciare è necessario spiegare tre acronimi che ritorneranno con grande frequenza in questa trattazione:

- **EMI** (ElectroMagnetic Interference);
- **RFI** (RadioFrequency Interference);
- **EMC** (ElectroMagnetic Compatibility).

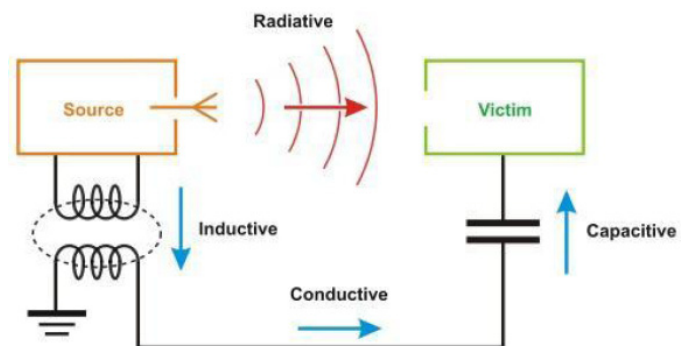
Dentro queste sigle sono racchiusi una serie di **fenomeni** molto **diversificati** tra loro che possono essere spiegati molto facilmente se si pensa che il tutto si riconduce **a disturbi che affliggono un sistema in cui si propagano segnali elettrici senza che questi siano preventivati, desiderati** o quantomeno che seguano percorsi previsti. La casualità governa questa fenome-

nologia.

È fonte di disturbo, per un circuito, qualunque sorgente di segnale (potenza) radiata dall'esterno verso il circuito in oggetto quando essa interrompa od alteri (corrompendolo) un segnale. Questo è causa del grado delle prestazioni e può inficiare durata ed efficacia sia del trasferimento dei dati sia della funzionalità del sistema nel tempo.

EMI sì, ma come?

L'interferenza elettromagnetica può essere di diversi tipi, come mostriamo nella figura qui di seguito



questo schema di principio risulta molto chiarificatore perché dimostra che sostanzialmente abbiamo a che fare con quattro diversi tipi di possibilità di interferenze:

- **condotta;**
- **da accoppiamento;**
- **irradiata;**
- **capacitiva.**

Il **primo tipo** caratterizza un segnale che viaggia attraverso piste conduttive, componenti, antenne, cavi di alimentazione e piani di massa. L'**accoppiamento**, invece, può avvenire tra

componenti, circuiti, elementi discreti che hanno impedenze simili. È **irradiata** quando l'interferenza avviene per la presenza di "aperture" di ogni genere tipo: bocche d'aerazione, accessi per ispezione, cavi, pannelli, imperfezioni nell'housing, è così via dicendo.

Tipicamente, fonti di rumore per ricevitori radio possono essere le antenne ad ampio raggio, le linee di alta tensione, i macchinari di potenza o altri dispositivi simili ed è facile che le linee di trasmissione AC siano fonte di interferenza per molti apparecchi anche integrati.

Quando tipicamente si ha EMI? Ad esempio all'accensione di un dispositivo. Questo accade perché si ha, in questa fase, una variazione di corrente legata al fatto che il circuito inizia a richiedere energia. Questa può sembrare una considerazione banale ma è importante perché in questa fase (transitorio) vi è un rapido movimento di cariche elettriche ed, in generale, questo non è un problema visto l'aspetto transitorio del fenomeno. Tuttavia, prevedere una fase di accensione "lenta" può ridurre l'EMI.

D'altronde, "lenta" non vuol dir nulla perché è con la specifica applicazione che poi ci si deve confrontare!

Altro fattore cruciale, e lo vedremo meglio più avanti, è la presenza, nonché il ruolo, dei segnali di clock.

Un segnale di clock "tiene il tempo" del funzionamento dell'intero circuito, garantendo che sia tutto coerente e "conseguenziale". Di per sé il segnale è poco "significativo" ma ha il ruolo, di fatto, di "accelerare le cariche" e questo comporta irradiazione.

Un modo per limitare gli effetti (influenza) EMI è quello di ridurre la frequenza di clock ma questa è una considerazione che, ancora una volta, ha di che doversi scontrare con la

fattibilità. Tale metodo potrebbe non permettere più il raggiungimento degli obiettivi progettuali.

Altra possibilità è quella di rallentare i fronti del segnale di clock tramite l'aggiunta di resistenze. Questa stessa idea può trasformarsi nel fatto che si scelgano porte logiche di famiglie diverse, con fronti di salita e di discesa ora più veloci, ora più lenti.

Sulla questione del clock non abbiamo ancora finito perché c'è dell'altro da considerare. Le linee di clock sono più soggette ad irradiare ed è bene, per questo motivo, tenerle lontane da punti sensibili in cui possano influenzare eventuali segnali da misurare. Stiamo parlando, quindi, di linee di alimentazione, segnali di bassa escursione picco-picco, e così via. Tutto questo potrebbe essere massimizzato se le linee in questione viaggiassero per "lunghi" tragitti parallelamente l'una all'altra ed a breve distanza.

Una delle soluzioni per risolvere, o quantomeno limitare, l'insorgenza e gli effetti delle interferenze è **utilizzare layer differenti** in PCB multistrato. Altra possibilità è quella di inserire un piano di massa tra due layer.

Altro aspetto cruciale è la curvatura delle piste. Realizzare, infatti, piste a 90 gradi può causare, in un PCB, l'insorgenza di un campo elettromagnetico secondario a fenomeni di scattering. Il raggio di curvatura dovrà, pertanto, essere realizzato mediante una "serie" di singole curvature successive della pista.

La Compatibilità Elettromagnetica

La Compatibilità Elettromagnetica è una scienza che studia, caratterizza e descrive tutti i fenomeni di natura elettromagnetica ed è in grado di individuare e risolvere i problemi relativi alla

presenza di interferenze da campi elettromagnetici.

Nell'ambito di questa scienza, quindi, si vanno a collocare tutti i principi fisici, le prove sperimentali e le metodologie risolutive dei problemi, tra cui quelli di interferenza.

Esistono, fondamentalmente, due tipi di soluzioni alle interferenze elettromagnetiche: quelle a priori e quelle a posteriori. Di fatto, nel secondo caso, ciò che si fa' è cercare di risolvere i problemi che si son verificati.

Il primo metodo, invece, riguarda le tecniche di prevenzione, che permettono di dimensionare il sistema per evitare che tali problematiche possano emergere.

Le soluzioni tipiche adottate in questi casi comprendono, dunque:

- **sistemi di schermatura;**
- **isolamento (galvanico, ottico ecc);**
- **collegamenti a massa;**
- **verifica delle impedenze caratteristiche** (e dell'adattamento);
- **filtraggio e tecniche di eliminazione del rumore.**

Schermare, di solito, rappresenta la "soluzione finale", ovvero la soluzione attraverso la quale si sfrutta il principio enunciato dalla terza equazione di Maxwell (equazione di Faraday-Neumann-Lenz)

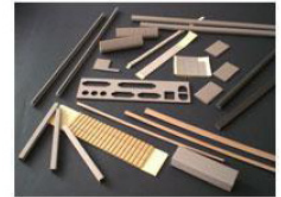
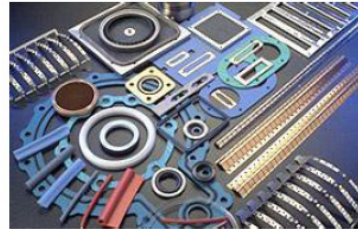
nota anche nella sua forma vettoriale

$$\oint_{\partial S} \mathbf{E} \cdot d\mathbf{r} = \int_S \nabla \times \mathbf{E} \cdot d\mathbf{s}$$

i campi parassiti creano, infatti, correnti indotte

$$\nabla \times \mathbf{E} = -\frac{\partial \mathbf{B}}{\partial t}$$

all'interno degli schermi. Grazie a questo principio, sia gli schermi sia i gaskets (letteralmente, guarnizioni) operano per assorbimento e riflessione, sfruttando il principio di reciprocità. Ecco-ne alcuni tipi.

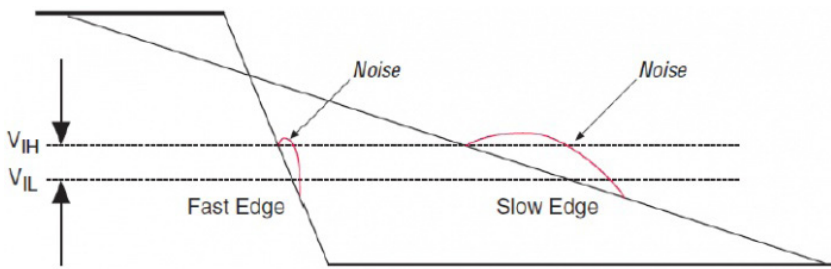


Il funzionamento, è chiaro: parte della potenza elettromagnetica che incide viene riflessa mentre un'altra quota parte viene trasmessa. L'idea alla base di questo meccanismo di schermatura tramite gaskets è quella per cui la quantità di energia interferente può essere limitata grazie all'esposizione diretta di strati conduttivi. Le superfici interessate, infatti, sono capaci di condurre le correnti indotte dai campi irradiati e, secondo quanto descritto dall'equazione, gli schermi operano, di fatto, da assorbitori.

Problemi e soluzioni

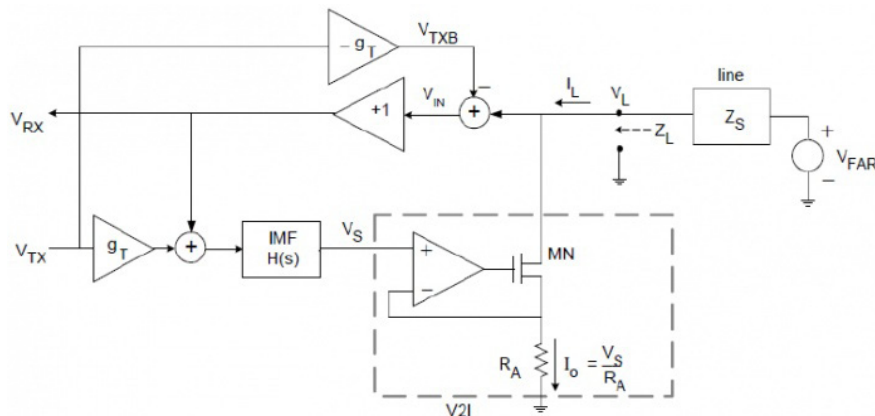
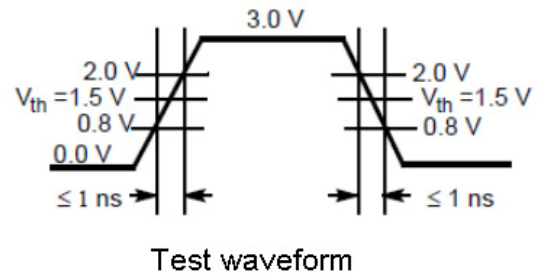
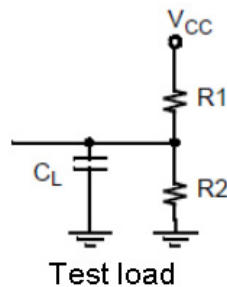
Da questo momento in poi, cerchiamo di vedere quali soluzioni è possibile adottare in hardware per "limitare i danni" dovuti all'insorgenza di questi fenomeni.

Se guardiamo al ruolo del rumore, esso si presenta con un certo valore di potenza efficace (associato ad un determinato livello di tensione sovrapposto al segnale) e questo causa, evidentemente, la possibile "corruzione" dei livelli di tensione di funzionamento del dispositivo, anche su singole piste conduttive.



A seconda, ovviamente, della velocità dei segnali in oggetto e della sola escursione picco-picco, è utile, talvolta, programmare i dispositivi perchè i fronti di salita e di discesa siano più o meno veloci (la figura, in questo caso, risulta molto esplicativa). Il plafond di rumore sarà tanto più influente quanto più lente saranno le commutazioni.

La questione dell'impedenza, ed il suo ruolo, viene spiegata molto efficacemente grazie al concetto di adattamento di impedenza: non ci può essere trasferimento "ottimale" di potenza senza che vi sia una equa ripartizione della tensione tra la impedenza (resistenza) equivalente di Thevenin e quella equi-



valente di carico.

Quello che vediamo qui di seguito è un caso applicativo di schema a blocchi semplificato per un filtro di tipo Impedance Matching (IMF).

Specie in caso di segnali a Radio Frequenza, infatti, risulta particolarmente utile l'impiego di filtri per l'adattamento di impedenza.

La programmazione dei fronti di salita e di di-

scesa è una tecnica piuttosto utile e permette un alto grado di personalizzazione dei segnali in transito sulle piste, specie su quelle digitali. A seconda della famiglia logica, ed in figura ve ne è un esempio, è possibile effettuare il test sulle forme d'onda per verificarne la corretta visualizzazione.

La configurazione è utile ai fini della simulazione dell'impedenza di carico e la visualizzazione della forma d'onda rappresenta la riprova del funzionamento.

Altra possibilità è quella di utilizzare la **tecnologia Spread Spectrum**, ovvero a "spettro espanso". Vediamo di che cosa si tratta

Si indica, con questo nome, **una tecnica di trasmissione in cui il contenuto informativo viene trasmesso su una banda di frequenze che è considerevolmente più ampia di quella effettivamente necessaria alla trasmissione dell'informazione contenuta nel segnale**. In pratica, si effettua un "allargamento" in banda; tale effet-

to è ottenuto per mezzo di un sottosistema in trasmissione detto spreader.

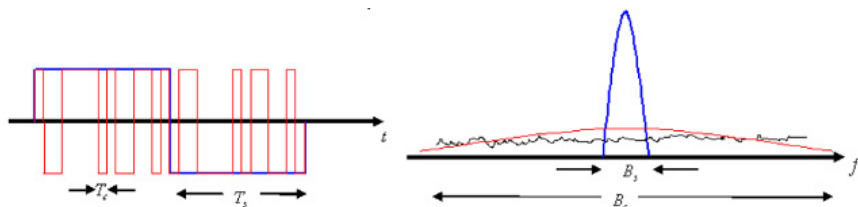
Essenzialmente, l'espansione dello spettro si basa sulla relazione esistente tra banda di un segnale, il suo modulo ed il suo contenuto energetico perchè quest'ultimo aumenta se, a parità di modulo, si aumenta l'occupazione in banda del segnale.

Il vero scopo di questa tecnica è migliorare il rapporto segnale/rumore (SNR), eliminando il maggior numero di interferenze possibile. La tecnica consente, inoltre, l'utilizzo contemporaneo della stessa banda per più utenti, migliorando così l'**efficienza spettrale** (dove per "efficienza" intendiamo la nostra capacità di utilizzare le frequenze e convogliare la maggior quantità di informazioni a parità di frequenze coinvolte).

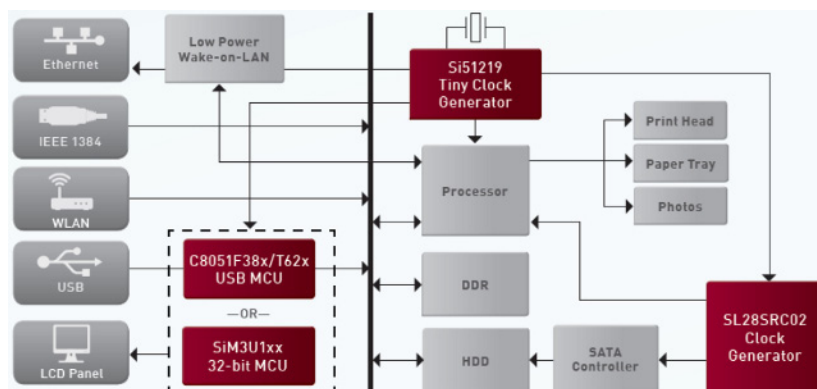
Altro aspetto di non trascurabile importanza riguarda la "mimetizzazione" del segnale radio trasmesso, abbassandone la potenza specifica fino quasi a confondersi con il rumore di fondo. Questa tecnica di mascheramento può essere un'utile contromisura alle intercettazioni.

Tecniche di espansione di spettro sono implementate all'interno dello standard IEEE 802.11, che trova largo impiego nelle reti wireless (WLAN).

Un caso applicativo, in cui tutto quello che abbiamo detto viene utilizzato ed applicato, è dimostrato nella seguente figura



Esistono diverse soluzioni hardware che permettono di applicare la tecnica dello spettro espanso su una vasta gamma di sistemi.



Nel diagramma a blocchi che abbiamo appena visto, i circuiti di temporizzazione rivestono un ruolo fondamentale.

Come ben sappiamo, la temporizzazione è essenziale per il buon funzionamento di tutti i computer così come li conosciamo oggi. Non soltanto la gestione degli interrupt ma anche la scansione degli intervalli temporali è vitale.

Parametri cruciali per questo sistema specifico sono:

- **spread spectrum percentage;**
- **modulation rate;**
- **programmable edge rates;**
- **programmable output impedance ;**
- **programmable skew.**

Quelli mostrati in questo elenco sono alcuni dei parametri più interessanti. Dal loro controllo dipende la "buona riuscita" della progettazione, ovvero la "resistenza" alle interferenze elettromagnetiche. Un esempio, tra tutti, riguarda proprio le tecniche di spettro espanso. "Espanso" è solo un aggettivo, non vuol dir niente da solo.

Allora le domande diventano: di quanto? In quale banda al massimo, se c'è un limite?

È ovvio che non posso espandermi in bande dell'ordine dei gigahertz.

Pertanto si definisce una percentuale, ovvero un tasso, di allargamento. E così anche la velocità dei fronti di salita e di discesa dei segnali di

controllo ed i valori delle impedenze di uscita devono essere dimensionati con criterio (che, ovviamente, come sempre, dipende dallo specifico sistema e dalla particolare applicazione).

Quest'ultima osservazione non vuol dire che non si possano dare dei suggerimenti, però. Ed eccoli, quindi. Tra le

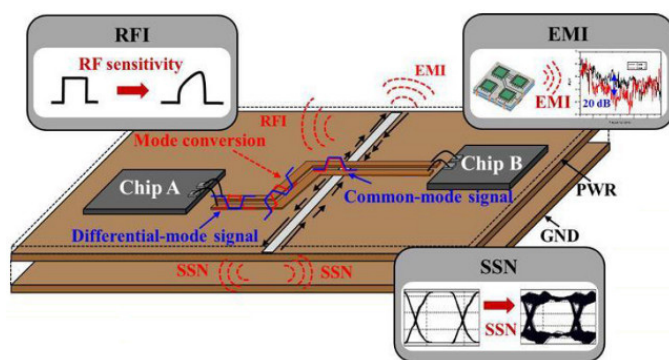
features più efficaci ci sono:

- ampio range di frequenze d'uscita (1-200 MHz);
- ampio range di frequenze in ingresso;
- percentuale di allargamento (entro il 5%);
- carico capacitivo programmabile;
- riduzione delle dimensioni (6TDFN 1.2 x 1.4 mm).

E perché sono interessanti? Semplice: è proprio in questa breve lista che si dà una dimensione, sebbene approssimativa, proprio di quei parametri. Un esempio che salta agli occhi è proprio il range di frequenze d'uscita che è necessario rispettare. Non si può, infatti, pensare di allargarsi in banda all'infinito ma è necessario limitarsi ad un valore che, per esempio, può essere di 200 MHz.

Studio e caratterizzazione

Come per tutte le “materie”, anche questa richiede un certo metodo. Quello che dobbiamo approfondire, in particolare, riguarda la comprensione dei requisiti e delle esigenze di questa particolare disciplina.

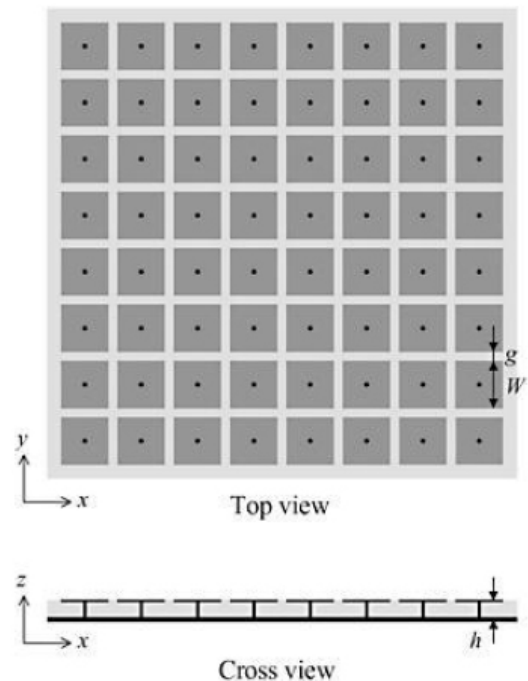


Fortunatamente, però, a riguardo di queste ultime, non sono differenti da quelle cui la progettazione deve provare a dare delle risposte.

Ecco, infatti, che compaiono la riduzione dei costi, l'aumento del grado di integrazione, l'utilizzo di segnali più veloci, sia analogici sia digitali.

Insomma, sono più o meno sempre le stesse e rappresentano bene i trend dell'elettronica negli ultimi anni.

A queste, che, di fatto, sono domande, possono essere date alcune risposte significative. Al di là dell'utilizzo di contenitori schermati, magari realizzati ad hoc, e dei test di verifica a posteriori, esistono **strutture a bandgap elettromagnetico**, identificate dall'acronimo EBG.



Si tratta di una classe di materiali artificiali, che prendono il nome di **metamateriali**, che hanno proprietà dissimili da ogni altro materiale disponibile in natura. Tipicamente questi materiali hanno proprietà che dipendono dalla loro struttura piuttosto che dalla loro composizione. In questi casi, sono, infatti, i difetti molecolari oppure le disomogeneità estremamente localizzate a conferire loro gli effetti macroscopici che ci interessano.

Fatte queste considerazioni, non resta che passare alla fase conclusiva, ovvero il test.

L'immunità alle Radio-Frequenze può essere comprovata attraverso diversi metodi. Una

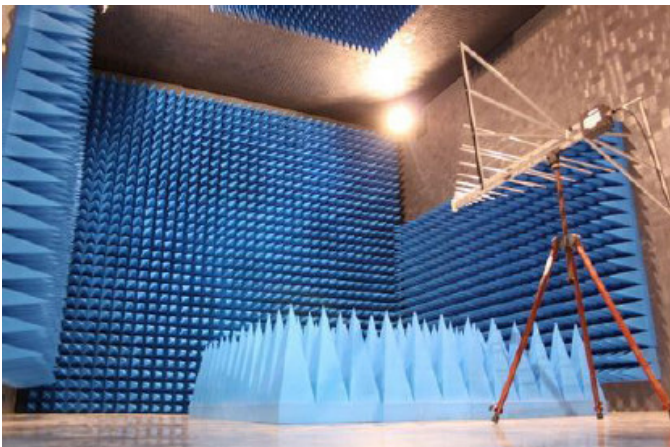
struttura come quella in figura può essere resistente alle interferenze sulle linee di alimentazione, per via del fatto che il piano di massa è separato da quello di VDD.

L'insensibilità del circuito all'interferenza da crosstalk può essere valutata verificando le forme d'onda a valle delle piste.

Così come, uno strumento di fondamentale importanza nel test delle linee che trasportano segnali digitali resta **il diagramma ad occhio**.

Altre soluzioni possibili riguardano l'impiego di **filtri dedicati** che risolvano il problema delle interferenze aumentando l'immunità oppure bypassando i segnali.

Alcuni **circuiti integrati** (LMV831-LMV834 e MAX9724) sono progettati per utilizzare filtri integrati che evitano fenomeni di demodulazione parassita.



Uno dei metodi per effettuare i test dei dispositivi per valutare l'effettiva compatibilità elettromagnetica è **l'utilizzo delle camere anecoiche**. Si tratta di stanze progettate per fare in modo che le riflessioni interne delle onde elettromagnetiche, che si propagano, non producano effetti quali Eco o risonanze. Esse vengono anche isolate da fonti esterne, che potrebbero introdurre componenti di rumore. Valutare le interferenze elettromagnetiche in locali simili significa effet-

tuare il test in uno scenario che molto si avvicina allo spazio libero. Sebbene originariamente avessero trovato applicazione prevalentemente in ambito acustico, la loro utilità risulta evidente quando il test da condurre riguarda le antenne (sia dal punto di vista del dimensionamento sia della loro interazione con un oggetto presente all'interno della stanza), i radar oppure, appunto, le interferenze elettromagnetiche.

Tiriamo le somme

Bene, a questo punto possiamo considerare che la puntata di oggi stia volgendo al termine. Scopo di questo lungo articolo è stato quello di proporre alcuni degli aspetti fondamentali del problema delle interferenze. Alcuni di questi possono essere risolti in maniera (relativamente) semplice, utilizzando schermi piuttosto che gaskets. Altri, invece, richiedono più attenzione o soluzioni studiate ad hoc.

In ogni caso, dalle interferenze è necessario guardarsi e stare molto attenti a fare in modo che non si verifichino. L'isolamento in questo, [come abbiamo visto](#), gioca un ruolo fondamentale ed è per questo che va debitamente tenuto in conto.

Nella prossima puntata Emanuele proporrà alcuni trucchi e suggerimenti per la buona progettazione, ovvero come evitare errori banali e le loro più "spiacevoli" conseguenze, per una migliore progettazione.

Alla prossima.

Bibliografia:

- Based on the "interference" entry of The Concise Oxford English Dictionary, 11th edition, online
- Sue, M.K.. "Radio frequency interference at the geostationary orbit". NASA. Jet Propulsion Laboratory. Retrieved 6 October 2011.
- Radio frequency interference / editors, Charles L. Hutchinson, Michael B. Kaczynski ; contributors,

Doug DeMaw ... [et al.]. 4th ed. Newington, CT American Radio Relay League c1987.

- Radio frequency interference handbook. Compiled and edited by Ralph E. Taylor. Washington Scientific and Technical Information Office, National Aeronautics and Space Administration; [was for sale by the National Technical Information Service, Springfield, Va.] 1971.
- <http://www.arrl.org/tis/info/rfigen.html> Radio Frequency Interference/ElectroMagnetic Interference, ARRL <http://www.kyes.com/antenna/interference/tvibook.html> INTERFERENCE HANDBOOK
- "Lab Note #105 EMI Reduction - Unsuppressed vs. Suppressed". Arc Suppression Technologies. April 2011. Retrieved February 05, 2012.
- Clemson Vehicular Electronics Laboratory Web Site: Integrated Circuit EMC page.
- "Don't "despike" your signal lines, add a resistor instead."
- <http://www.ce-mag.com/archive/2000/novdec/fiori.html> Compliance Engineering
- <http://rfdesign.com/mag/510RFD33.pdf> Measurement technique for RF Immunity
- http://www.maxim-ic.com/appnotes.cfm/an_pk/3660 PCB techniques to achieve better RF Immunity
- EMI shields:http://www.metexcorp.com/emirfi_theory.htm
- EMC: http://en.wikipedia.org/wiki/Electromagnetic_compatibility
- EMC laboratory: <http://www.prodrive.nl/en/119/product-of-referentie?ref=98>
- Cypress Perform - <http://www.cypress.com/?docID=24228>
- EMI, RFI & EMC: <http://www.radioing.com/eengineer/intro.html>
- Timing ICs Keep Beat with Needs of Today's Embedded Market:
- <http://www.silabs.com/Support%20Documents/TechnicalDocs/Timing-ICs-Keep-Beat-with-Needs-of-Today-Embedded-Market.pdf>
- Selection guide:<http://www.silabs.com/Marcom%20Documents/Resources/TimingSelectorGuide.pdf>
- Analog Device's clock ICs:<http://www.analog.com/en/rfif-components/timing-ics-clocks/products/index.html>
- Le soluzioni Intersil:<http://www.intersil.com/content/>

[dam/Intersil/documents/fn66/fn6618.pdf](http://www.intersil.com/content/dam/Intersil/documents/fn66/fn6618.pdf)

- Studio e caratterizzazione: http://ntuemc.tw/theme/design/emc_01.jpg

(Fonti consultate il 03/09/2012)

Di seguito il link per accedere direttamente all'articolo sul Blog e partecipare alla discussione:

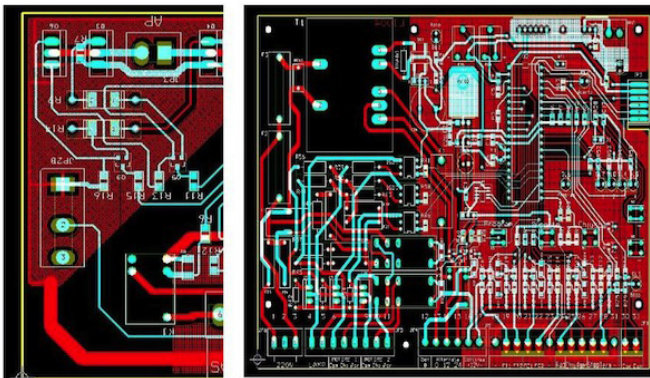
<http://it.emcelettronica.com/pcb-art-le-interferenze-elettromagnetiche>

6. Tips & Tricks

In questa ultima parte del corso sullo sbroglio dei circuiti stampati vedremo alcuni esempi pratici supportati da immagini di applicazioni reali. Ben 14 differenti suggerimenti e trucchi per realizzare ed ottimizzare il vostro circuito stampato. Dalla gestione dei quarzi a quella dei vias, dallo spessore del rame agli stub, dalla dissipazione agli isolamenti ed a tante altre soluzioni, tutte in un contesto armonioso e gradevole alla vista, perché ormai è noto, un circuito bello da vedere è quasi sempre un circuito ben funzionante!

Tip #1 - Il PCB come un quadro

#TIP PCB come un quadro



Il Circuito stampato deve essere assimilato, dovete entrarci dentro, trasmetterci il vostro talento, esprimere la vostra arte, come stesse disegnando un quadro. Non solo nozioni tecniche quindi ma anche la vostra esperienza ed il vostro carattere. Se siete precisi ed ordinati il PCB sarà preciso ed ordinato. Spesso una scheda malfunzionante è anche una scheda non artistica, con linee non armoniose.

La differenza tra un pastrocchio di piste e fori

passanti ed un PCB con piano di massa, piste parallele alla giusta distanza (evitando il crosstalk) e di eguale distanza (controllando l'impedenza) e pochi, necessari, fori passanti è sicuramente un circuito efficiente e stabile. **Insomma il circuito deve anche essere BELLO DA VEDERE!**

Si devono distinguere le varie zone. L'alimentazione, la potenza, i bus dati, il piano di massa (per un 2 strati).

NON esagero se vi dico che deve essere un'opera d'arte, come un quadro. Creato non solo dalla vostra creatività, ma dalle nozioni base e di esperienza che avete acquisito nel tempo. **Il giusto compromesso, l'ottimizzazione, ma soprattutto la strategia, sono le cose che contano tanto quanto la parte tecnica di base.**

Come in una partita a scacchi. Voi avete a disposizione il vostro know-how e dovete confrontarvi con:

- * le specifiche meccaniche (dimensioni massime - forature - etc)
- * le specifiche tecniche
- * le norme di settore (IPC2222 - vibrazioni etc.)

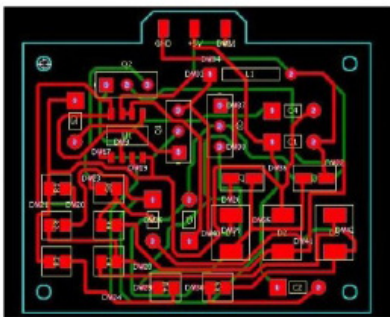
Nella prima foto potete osservare come il piano di massa sia separato in due parti unite da un'unica pista. La zona di massa del microcontrollore e la zona di massa dei transistor di potenza. L'immagine rappresenta una sirena di allarme

a microcontrollore con transistor di potenza a ponte, pilotati in pwm che comandano un carico induttivo (la sirena). I disturbi nella parte finale non sono da sottovalutare ed una soluzione del genere li tiene il più lontano possibile dal microcontrollore!

Nella seconda foto abbiamo una centralina apricancello con zona a 230Vac e zona a 5V con microcontrollore. La linea di isolamento è evidente, infatti è bene che le due aree siano separate e quindi isolate. Da notare anche un minimo di schermo di massa sul TOP relativamente al modulo ricevente radio del telecomando.

Tip #2 - PCB NON come un quadro

#TIP PCB NON come un quadro!



Zone NON identificabili - Alimentazioni NON pervenute
Piste a Y - Continui loop inutili
Sbroglio disordinato con angoli retti

Dall'immagine sopra potete vedere, anzi, sarebbe meglio dire che potete non vedere... Infatti non sono identificabili le varie zone del circuito, non esiste piano di massa, le alimentazioni sono "non pervenute", ci sono molte piste ad Y, troppi loop inutili ed uno sbroglio in generale disordinato e con angoli retti. Ovviamente questo non significa che il circuito non possa funzionare, soprattutto se non ci sono segnali ad alta velocità e l'applicazione non è critica ma sicu-

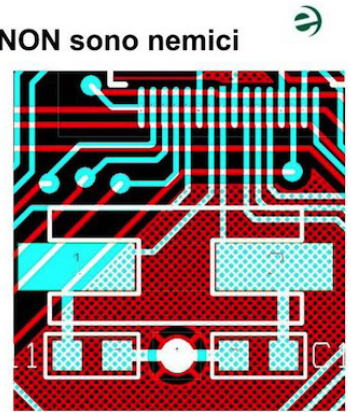
ramente mettere in produzione, per volumi, una scheda del genere a mio avviso è una follia.

Tip #3 - Quarzi e oscillatori non sono nemici

#TIP Quarzi ed OSC NON sono nemici

Piste stessa lunghezza
Cap adiacenti

Se possibile:
Foro di massa
HC49 sdraiato



Spostare il quarzo a destra, a volte basta poco...
(PCB come un quadro!)



Il particolare rappresentato nell'immagine è relativo ad un quarzo smd che è posizionato vicinissimo ai relativi pin del microcontrollore. Condensatori ed eventuali resistenze del circuito oscillante, andranno sempre posizionate adiacenti al quarzo. Inoltre le piste devono essere tenute più corte possibile, di adeguata larghezza, senza fori passanti ed eguale lunghezza. Prevedete, se possibile, anche un pin a massa per il collegamento del case. Se il quarzo è PTH e avete spazio, sdraiatelo con adeguata piazzola di massa, oppure preferite un quarzo PTH basso o SMD.

Come potete vedere, non tutti i suggerimenti riportati sono stati seguiti ma sarebbe bastato poco per avere un circuito maggiormente ottimizzato.

Tip #4 - I vias non sono gratis

#TIP I Vias non sono gratis



- N° Vias Vs lunghezza pista
- N° Vias Vs percorso pista
- Hi Speed -> NO Vias
- Vias = strozzatura per la corrente
- Vias = maggior costo di produzione (foratura)
- NO Vias adiacenti ai PAD in SMT PCB

VIAS = punto debole del PCB

Utilizzateli con le opportune precauzioni

Trovate il giusto compromesso Costi-Benefici

Durante lo sbroglio dovrete continuamente prendere decisioni, una di queste è la scelta del giusto compromesso tra lunghezza pista e numero di fori passanti. Sarà sicuramente meglio inserire 2-3 fori passanti in una pista piuttosto che un giro immenso magari vicino a zone particolari. Per i segnali digitali standard potrà sicuramente andar bene questa regola. Per segnali hi-speed invece sarà opportuno evitare il più possibile fori passanti ed anche giri di piste troppo lunghi, quindi il compromesso, per il buon fine dello sbroglio, dovrà essere trovato sacrificando altre piste, scegliete ovviamente piste con segnali meno critici.

Inoltre ogni vias provoca una strozzatura per la corrente, se la pista è di potenza, quindi in caso di alte correnti i vias devono essere duplicati o anche triplicati.

Attenzione a non inserire Vias a contatto con le piazzole smt per evitare fuoriuscite di solder paste nei circuiti smd. E' quindi buona norma coprire i vias con il solder mask.

I vias, data la loro natura, foro e piazzola di ridotte dimensioni, foratura ed impegno di entrambi i lati, sono spesso l'anello debole del circuito. Prestate molta attenzione al loro utilizzo, fate un uso ponderato trovando il giusto compro-

messo costi-benefici.

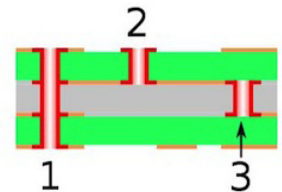
Bisogna considerare anche che ogni vias introduce una foratura in più, quindi un costo di produzione maggiore.

Tip #5 - Vias limitations

#TIP Vias limitations



- (1) Through hole (passanti)
- (2) Blind via (ciechi)
- (3) Buried via (interrato)



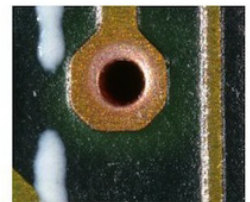
Fori passanti +comuni

$$W = 2 \pi R = d \pi$$

Calcolare I max valutare sdoppiamento e/o stagnatura

Via Hole/Pad mm 0.5/0.9 -> 0.4/0.7
0.3mm di annular over drill
può essere rischioso:
centraggio del foro

foto credits: Wikipedia



E' consigliato già dai 5A, ma molto dipende dalle condizioni ambientali nelle quali deve lavorare la vostra applicazione, inserire aree di dissipazione intorno ai pad dei connettori o in generale dei dispositivi di potenza. Non dimenticatevi che il rame è un ottimo dissipatore e quindi possono essere sfruttate intere zone libere per dissipare il calore.

Vicino alle morsettiere, sotto agli integrati ma anche sul lato opposto della scheda, infatti grazie all'uso dei fori passanti è possibile distribuire il calore anche all'altro lato del PCB aumentando quindi la dissipazione. Ci sono buone Application Note, facilmente reperibili in rete, dalle case costruttrici di integrati su come calcolare la dissipazione sui circuiti stampati: cercate su un motore di ricerca "pcb heatsink" ed avrete degli esempi molto spesso legati al componente smd da dissipare. **Se non riuscite nella vostra ricerca o i documenti trovati non sono**

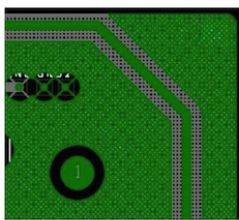
di vostra facile comprensione, non esitate a scriverci nel Forum con la vostra richiesta precisa, la prenderemo seriamente in considerazione per scrivere un articolo specifico.

Tip #7 - Scaricate i piani

#TIP "Scaricate" i Piani

Piano di massa a quadri
Piano di Vcc a rombi

Evitiamo rigonfiamenti e curvature dei circuiti



Un piano di massa (o di alimentazione in genere) solido, pieno, è la soluzione migliore per svolgere completamente le sue funzioni, in particolare quelle di schermatura. Spesso però alcuni fabbricanti non riescono a contenere i rigonfiamenti di solder, in genere perchè non rispettano le tempistiche relative alle varie fasi di produzione pcb.

Una soluzione che mi è stata chiesta tempo fa da una azienda è stata quella di "scaricare" il piano di massa al fine di evitare questa problematica. Azienda che lavora con importanti brand ed utilizza fornitori certificati e professionali, quindi il loro fornitore di circuiti stampati sarebbe dovuto essere di qualità.

Comunque, dal mio fornitore abituale di pcb mi sono fatto spiegare meglio la cosa. Ebbene sembrerebbe che molto spesso, per motivi di tempo, il passaggio del solder mask viene accorciato per ridurre i costi e quindi il risulta-

to non è per niente lineare. Come per evitare l'"imbarcamento" della scheda anche per il solder ci vogliono i tempi giusti.

Ragionandoci sopra, a livello tecnico, l'importanza del piano non cambia se lo "bucherelliamo". Ho preso quindi l'abitudine di realizzare il piano a quadratini, anche se con una maglia finissima. Se ci sono più piani sovrapposti, a livello visivo sul cad, il secondo lo realizzo a rombi (45 gradi), per avere una migliore visuale.

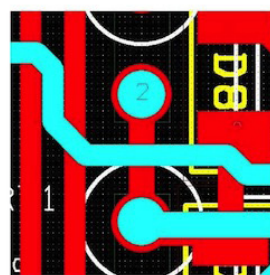
Ulteriore soluzione per non legarsi ad un fornitore di pcb.

Tip #8 - Giocare con i pad

Sfruttate la possibilità di avere dei diametri di PAD differenti per il TOP ed il BOTTOM. Riducendo la piazzola sul TOP è possibile, ad esempio, far passare delle piste tra i pin di un compo-

#TIP Giocare con i PAD

PAD TOP differente dal BOT
Non solo round ma anche Oblong



nente, la saldatura avverrà nel BOT.

Sempre nel rispetto degli isolamenti, aumentando il BOT è possibile dissipare meglio ed avere una buona saldatura, quindi anche resistenza meccanica.

Non utilizzate soltanto i Pads rotondi, ma anche Ovali, Quadrati e Oblong. Quest'ultimo consi-

gliato per aumentare gli isolamenti pin-to-pin.

Tip #9 - Tenere le piste lontano da bordo

#TIP Le piste soffrono di vertigini

Piste/Pad/Piani lontano dal bordo -> 1mm

PCB manufacturers

scoring = 0.5mm

fresatura/

bandelle = 0.2mm

Non fidatevi

Tabella isolamenti

250Vac = 1.25mm

Voltage Between Conductors (DC or AC Peaks)	Minimum Spacing						
	Bare Board				Assembly		
	B1	B2	B3	B4	A5	A6	A7
0-15	0.05 mm	0.1 mm	0.1 mm	0.05 mm	0.13 mm	0.13 mm	0.13 mm
16-30	0.05 mm	0.1 mm	0.1 mm	0.05 mm	0.13 mm	0.25 mm	0.13 mm
31-60	0.1 mm	0.6 mm	0.6 mm	0.13 mm	0.13 mm	0.4 mm	0.13 mm
61-100	0.1 mm	0.6 mm	1.5 mm	0.13 mm	0.13 mm	0.5 mm	0.13 mm
101-150	0.2 mm	0.6 mm	3.2 mm	0.4 mm	0.4 mm	0.8 mm	0.4 mm
151-170	0.2 mm	1.25 mm	3.2 mm	0.4 mm	0.4 mm	0.8 mm	0.4 mm
171-250	0.2 mm	1.25 mm	6.4 mm	0.4 mm	0.4 mm	0.8 mm	0.4 mm
251-300	0.2 mm	1.25 mm	12.5 mm	0.4 mm	0.4 mm	0.8 mm	0.8 mm
301-500	0.25 mm	2.5 mm	12.5 mm	0.8 mm	0.8 mm	1.5 mm	0.8 mm
> 500	0.0025 mm	0.005 mm	0.005 mm	0.0005 mm	0.0005 mm	0.0005 mm	0.0005 mm

See para. 6.3 for details.
 B1 - Internal Conductors
 B2 - External Conductors, uncoated, sea level to 3000 m
 B3 - External Conductors, uncoated, over 3000 m
 B4 - External Conductors, with permanent polymer coating (any elevation)
 A5 - External Conductors, with conformal coating over assembly (any elevation)
 A6 - External Component lead termination, uncoated
 A7 - External Component lead termination, with conformal coating (any elevation)

Tenere Piste, Pad e Piani lontano dal bordo.

Come distanza di partenza considerate sempre almeno 1mm. Se dovete scendere sotto questo valore valutate i limiti di costruzione della scheda forniti dal fabbricante di pcb.

NON fidatevi troppo però, a causa delle tolleranze, degli errori meccanici ed ovviamente per non legarvi troppo ad un fornitore.

Considerate sempre che le schede a scoring, si dovranno spezzare a mano, quindi non ci possono essere valori dell'ordine del mm che tengano.

Analizzate anche gli isolamenti imposti dalla norma IPC2221. Se ad esempio la scheda è adagiata su un binario del contenitore e questo è in metallo e messo a terra, entrano in gioco anche isolamenti importanti. Quindi la distanza dal bordo va calcolata appositamente, per 250Vac (picco) è richiesto un isolamento di 1.25mm per piste non coperte dal solder (non fidatevi troppo

nemmeno della tenuta solder) e per utilizzi fino a 3050 metri sul livello del mare.

Tip #10 - Lo spessore del rame aiuta

#TIP Lo spessore del rame aiuta!

Oz micron

1/2	17
1	35
2	70
3	105

35 micron = standard

A parità di l aumentate lo spessore per diminuire la larghezza della pista.

Attenzione agli isolamenti! Uno spessore elevato comporta limitazioni. QFP BGA ZIF Valutare multi board, anche verticali

Aumentare lo spessore del rame può essere di aiuto per mantenere la stessa corrente in una pista pur diminuendo la larghezza. Sembra una ovvietà ma spesso non viene presa in considerazione. Verificate la capacità del fabbricante di PCB. Lo standard è 35 micron ma anche 17, 70 e 105 micron, come spessore, lo realizzano quasi tutti.

Bisognerà però fare attenzione ai componenti, in particolare ai loro pad ed ai rispettivi pitch. Se avete connettori ZIF o QFP di passo 0.5mm, il costruttore di pcb potrebbe non garantire gli isolamenti dovuti con uno spessore del rame superiore allo standard.

Ad esempio, per un rame spesso 90 micron non si riuscirà a garantire l'isolamento minimo a 0,254mm che è comunque un valore limite. Questo potrebbe essere un buon motivo per separare la parte di potenza da quella di controllo, utilizzando 2 schede, in genere unite a 180 gradi. La tipica schedina verticale di controllo nelle

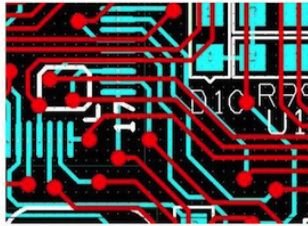
schede di potenza :)

Tip #11 - Il crosstalk

#TIP /crosstalk

Affligge i segnali Hi-Speed USB

DIMINUIRE IMPEDENZA PISTE
CONTROLLARE L'IMPEDENZA
NO FORI PASSANTI
NO ANGOLI RETTI



USB: tenere le piste a 0,508 mm tra loro
e ad 1.27 da segnali sensibili (Intel Guidelines)

Il crosstalk è una interferenza elettromagnetica che si verifica tra due tracce con segnali Hi-Speed come ad esempio nei collegamenti USB. Nello specifico, per generare i segnali l'USB 2.0 a 12Mb/s abbiamo bisogno di un clock di 48Mhz, se consideriamo il pin spacing = 0.25mm (un package qfn) per il microcontrollore, siamo già a rischio.

Quindi sarà bene allontanare le piste tra loro appena uscite dal micro.

Per evitare il crosstalk o comunque attenuarne gli effetti, si devono tenere le tracce il più possibile distanti tra loro. Misurando le interferenze in una linea di clock e una linea dati (TCK e TDI) del Jtag (50MHz) si evince facilmente come la distanza tra le piste sia risolutiva del problema: con 0,12mm CT=316.84 mV se invece la distanza viene portata a 63.5mm allora CT = 0,01mV

Anche se i dispositivi JTAG commerciali sono di frequenza più bassa (il famoso Jtag MKII Atmel arriva fino a 12MHz) una non corretta gestione dei segnali potrebbe portare a dei fallimenti sulla programmazione del microcontrollore o a problemi di debug.

I suggerimenti quindi sono:

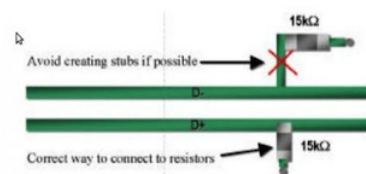
- diminuire l'impedenza (piste larghe e il più corte possibile)
 - mantenere il parallelismo per controllare l'impedenza (utilizzare tool di calcolo)
 - valutare la possibilità di inserire un piano di massa interno a loop aperto (!)
 - assolutamente NO fori passanti e NO angoli retti
 - valutare passaggio piste su lati differenti (top-bot =1.6mm) ma attenzione all'accoppiamento capacitivo, quindi evitare il parallelismo (ma mantenere la stessa lunghezza)
- Per la USB HiSpeed è consigliato tenere le piste a 20mils (0.508 mm) dalle altre low speed e 50mils dai segnali di clock (1.27mm) e tra di loro a 7.5mils (0.19mm) con larghezza di 7.5mils per una impedenza controllata di 90Ohm.

Fonte Intel

Tip #12 - Evitate gli stub

#TIP: Evitare gli STUB

Possono creare fenomeni di riflessione compromettendo la qualità del segnale nei circuiti hi-speed (USB)



Errore classico è il test point

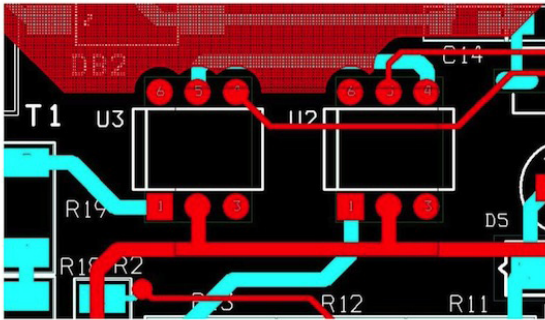
Gli stub (piste perpendicolari che partono da una linea di segnali) possono creare dei fenomeni di riflessione e quindi, nei segnali hi-speed è sempre bene evitarli, ad esempio inserendo le piazzole delle eventuali resistenze di pullup

direttamente sulla pista, mantenendola lineare. Un altro errore tipico sono i test point. Sicuro che non avete altri punti dove inserirli?

Tip #13 - Rispettate gli optoisolatori

#TIP RISPETTATE GLI OPTOISOLATORI ➡

Piste sotto gli Optoisolatori?



Le piste non dovrebbero passare sotto gli optoisolatori, altrimenti che optoisolamento avremo? Non lo sappiamo, andrebbe ricalcolato. In genere gli optoisolatori sono certificati per 3750 V ma questi valori sono rispettati solo se rispettiamo il pin spacing del componente!

In caso di piste assolutamente necessarie, sarà bene rivalutare gli isolamenti dichiarati.

Ricordo sempre che il solder mask, che in teoria aumenta l'isolamento, non sempre è affidabile.

Certo, evitare di far passare le piste sotto gli optoisolatori potrebbe sembra una ovvietà, quasi banale ma:

quando progettavo nel settore antifurto in una fiera di settore vidi un combinatore telefonico di una importante azienda con addirittura 2 piste sotto l'optoisolatore. Siccome veniva sbandierata l'omologazione PP.TT., che prevede la prova di isolamento, ho maturato delle perplessità sul documento di omologazione...

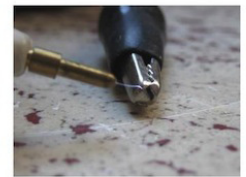
Tempo dopo doveti fare io l'omologazione di un combinatore telefonico da me progettato, senza piste sotto gli optoisolatori di linea, ovviamen-

te. Ebbene, la prova di scarica per verificare gli isolamenti non venne fatta perché l'apparato era rotto. Da quanto chiesi io, da un paio d'anni risposero. Anche io ottenni l'omologazione senza fare la prova. Oltre al "pezzo di carta" ed al suo opinabile valore, ci sarebbe da chiedere il costo che anche un semplice temporale, anche a distanza, possa generare, a causa della suscettibilità di combinatori telefonici, di fatto, non a norma.

Tip #14 - ESD test fai-da-te

Per individuare i punti deboli del PCB appena sbrogliato e/o l'efficienza delle punte (spark-gap) si possono effettuare delle prove di scarica elet-

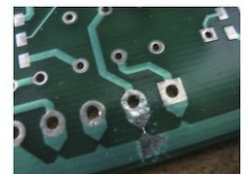
#TIP: ESD Test con Accendigas ➡



1mm ~ 4KV



<http://it.emcelettronica.com/esd-test-sui-pcb-fatto-casa>



trostatica e quindi individuare facilmente sia la tensione di intervento delle "punte scaricatore" sia i punti deboli del circuito e quindi intervenire, sia con una revisione che con l'inserimento di soppressori Transil e/o Trisil.

Le prove elettrostatiche si effettuano con una pistola elettrostatica conforme a norma IEC/EN 61000-4-2 con tensione regolabile fino a 16KV. Il costo può arrivare anche a diverse migliaia di euro ma.... se avete in casa un accendigas, forse vale la pena sacrificarlo ;)

Alcuni test sono stati effettuati prima con l'utilizzo dell'accendigas modificato e poi con la pisto-

la elettrostatica a norma e l'accendigas è stato promosso a DIY ESD GUN con risultati ampiamente soddisfacenti.

Paragonabili alla ESD Gun a norma.

Per riferimento si può considerare la distanza di 1mm ~ 4KV con relativi aggiustamenti in base alle specifiche tecniche della scheda utilizzata e al solder mask. Potete fare tutti i calcoli, anche precisi se volete, considerando anche l'umidità dell'aria, per ottenere il valore esatto di KV ma un test empirico sarà più che sufficiente in quanto non dimentichiamoci che il disturbo è... sconosciuto ed imprevedibile (Fulmini-ESD-etc).

Di seguito il link per accedere direttamente all'articolo sul Blog e partecipare alla discussione:

<http://it.emcelettronica.com/pcb-art-tips-tricks>